HK32F031x4/HK32F031x6
数据手册

Rev1.2.1

Contents

History.....1

1 说明.....2

2 产品综述.....3

2.1 产品特点.....3
2.2 器件一览表.....5
2.3 订货代码.....6

3 功能介绍.....8

3.1 结构框图.....8
3.2 存储器映射.....9
3.3 内置闪存存储器.....9
3.4 CRC 计算单元.....9
3.5 DIVSQRT 计算单元.....10
3.5.1 除法操作描述.....10
3.5.2 除法运行时间.....11
3.5.3 开方操作描述.....12
3.5.4 中断.....13
3.5.5 注意事项.....14
3.6 SRAM.....14
3.7 NVIC.....15
3.8 EXTI.....16
3.9 时钟.....17
3.10 Boot 模式.....19
3.11 供电方案.....19
3.12 电源监控器.....19
3.13 低功耗模式.....19
3.14 DMA.....20
3.15 RTC 时钟和 Backup 寄存器.....20
3.16 独立看门狗.....21
3.17 窗口看门狗.....21
3.18 System Tick 定时器.....21
3.19 定时器.....22
3.19.1 基本定时器.....24
3.19.2 通用定时器.....24
3.19.3 高级定时器.....25
3.20 IIC 总线.....25
3.21 USART.....26
3.22 SPI.....27

3.23 GPIO 27
3.24 ADC 27
3.25 温度传感器 28
3.26 内部参考电压 28
3.27 调试接口 28

4 性能指标 29

4.1 最大绝对额定值 29
4.1.1 极限电压特性 29
4.1.2 极限电流特性 29
4.1.3 极限温度特性 30
4.2 工作参数 30
4.2.1 推荐工作条件 30
4.2.2 复位和低压检测 31
4.2.3 工作电流特性 32
4.2.4 外部时钟特性 33
4.2.5 内部时钟特性 34
4.2.6 PLL 特性 35
4.2.7 存储器特性 35
4.2.8 IO 引脚特性 36
4.2.9 TIM 计数器特性 38
4.2.10 ADC 特性 38
4.2.11 温度传感器特性 40

5 管脚定义 41

6 功能说明 52

6.1 AF 功能说明 52
6.2 USART 管脚映射 57
6.3 I2C 管脚映射 57
6.4 SPI 管脚映射 57
6.5 其它功能映射 58

7 封装参数 60

7.1 LQFP48 7x7mm,0.5mm pitch 60
7.2 LQFP32 7x7mm,0.8mm pitch 62
7.3 UFQFPN32 5x5mm,0.5mm pitch 63
7.4 QFN28 4x4mm,0.4mm pitch 64
7.5 TSSOP20 0.65mm pitch 66

8 回流焊接温升曲线 67

9 缩略语 68

10 重要提示 69

History

Version	Date	Description
1.0.0	2018/06/08	初始版本
1.0.1~1.0.6		内部版本
1.0.7	2019/06/10	更正 flash program 擦写次数为 1K
1.0.8	2019/08/05	修改 说明一节中 关于公司名称的描述 文档页眉 增加深圳航顺公司 logo 文档页脚 增加页码和公司官网链接 目录更新 包含页码 增加 3.7 NVIC 中断向量表 修改 3.8 EXTI 中的描述 修改 3.24 ADC 中关于 VBAT 1/2 或 1/3 分压采样 修改 3.9 时钟 描述 修改 3.13 低功耗 描述 修改 3.19 定时器 功能表
1.0.8	2019/08/12	修改 时钟树 框图 修改封面 版本号 V0.8 到 V1.0.9
1.0.10	2019/10/29	增加 VDD 和 VDDA 的条件说明
1.0.11	2019/11/26	修改 QFN28 POD 数据
1.0.12	2020/03/02	修改 3.13 wakeup 唤醒支持 pin-PC13/PA0 修改 5 章 Pinout definition，去掉 WKUP10/11/12/13 去掉 6.5 节中，WKUP10/11/12/13
1.0.13	2020/03/04	修改 4.2.3 功耗表格
1.0.14	2020/03/11	修改 4.2.11 表格 Gain
1.0.15	2020/03/24	修改 5 管脚定义中 QFN28 封装的 Die Pad
1.0.16	2020/05/18	内部版本
1.0.17	2020/05/19	修改 6.4 节 PC2/PC3/PB10/PB9 说明
1.0.18	2020/06/11	修改 6.1AF 复用功能映射
1.1.9	---	内部版本 更新版本迭代方式
1.2.0	2020/7/28	更新 3.7 NVIC 中断向量表
1.2.1	2020/8/21	更新公司 LOGO 图标

1 说明

深圳市航顺芯片技术研有限公司基于 ARM Cortex-M0 研发设计了 HK32F030、HK32F031 系列芯片，统称为 HK32F03x 产品线。

本文档为 HK32F031x4/HK32F031x6 芯片数据手册。HK32F031 系列芯片是深圳市航顺芯片技术研发有限公司开发的低功耗 MCU 芯片，请联系深圳市航顺芯片技术研发有限公司提供更多相关文档。

2 产品综述

2.1 产品特点

- 工作电压范围
  - 双电源域：主电源 VDD 2.0V ~ 5.5V、备份电池电源 VBAT 1.8V ~ 5.5V
  - 当主电源 VDD 掉电时，RTC 模块可继续工作在 VBAT 电源下工作
- 典型工作电流
  - 动态功耗:120uA/MHz
  - Stop 待机功耗:10uA@3.3V
  - Standby 待机功耗:1.6uA@3.3V
  - VBAT RTC 功耗：1.5uA@3.3V
- 工作温度范围：-40ºC ~ 105ºC
- 时钟
  - 外部 HSE：支持 4~16MHz 晶振，典型 8MHz 晶振
  - 外部 LSE：32.768KHz 晶振
  - 芯片上的 RC 振荡器时钟：8MHz/14MHz/56MHz 可配置
  - 芯片上的 LSI 时钟：40KHz
  - PLL 时钟
  - 芯片管脚输入时钟
- 芯片内部系统时钟源
  - 芯片所有时钟源都可选择为系统时钟，包括慢速时钟 LSI 和 LSE。用户可根据应用的功耗和性能要求灵活选择系统时钟。
- 复位
  - 外部管脚复位
  - 电源上电复位
  - 软件复位
  - 看门狗（IWDT 和 WWDT）计时器复位
  - 低功耗模式复位
- 低电压检测（PVD）
  - 8 级检测电压门限可调
  - 上升沿和下降沿可配置
- ARM Cortex-M0 Core
  - 最高时钟频率：72MHz
  - 24 位 System Tick 计时器
  - 支持 CPU Event 信号输入至 MCU 引脚，实现与板级其它 SOC CPU 的联动

- 存储器
  - 高达 32KByte 的 Flash 存储器。CPU 主频不高于 24MHz 时，支持 0 等待总线周期。具有代码安全保护功能，可分别设置读保护和写保护；可以加密 Flash 上存储的指令和数据，防止 Flash 内容被物理攻击。
  - 高达 10KByte SRAM，没有 HW Parity 功能
- 一个 12 位 SAR ADC 转换器
  - 10 个外部模拟信号输入通道
  - 最高转换器频率：1Mbps
  - 支持自动连续转换、扫描转换
- 温度传感器
  - 模拟输出内部连接到 A/D 转换器独立通道
- 调试接口
  - SWD 调试端口
- 通用串行通讯接口
  - 一个 USART，支持主同步SPI 和调制解调器控制，具有ISO7816 接口、LIN、IrDA 能力自动波特率检测和唤醒特性
  - 一个高速 SPI，有4 至16 个可编程比 特帧，有复用的I^2S 接口
  - 一个 I2C，支持极速模式（1 Mbit/s），SMBus/PMBus，可从停止模式唤醒
- 定时器
  - TIM1 高级控制定时器，有6 通道 PWM 输出，以及死区生成和紧急停止功能
  - TIM2/TIM3/TIM14/TIM16/TIM17 通用定时器
- 通用输入输出 IO
  - 高达 39 个 GPIO 引脚
  - 所有 GPIO 引脚可配置为外部中断输入
  - 提供最高 20mA 驱动电流
- 五通道的 DMA 控制器，支持 Timers、ADC、SPIs、I2Cs、USARTs 等多种外设触发
- CRC 计算模块
- 定点数除法/开方运算单元
  - 支持 32 位定点数除法，可同时得到商和余数
  - 支持 32 位定点数高精度开方
- 日历RTC，具有闹钟，可从停止/ 待机状态周期唤醒
  - 当主电源掉电时，VBAT 电源下提供 20Byte 容量的备份寄存器
- 可靠性

- 通过 HBM2000V/CDM500V/MM200V/LU 等级测试

2.2 器件一览表

外设	HK32F031
封装	LQFP64/LQFP48/LQFP32/QFN32/QFN28/TSSOP20
动态功耗	120uA/MHz
功耗	Sleep：60uA/MHz STOP：10.5uA with 10us wakeup time Standby：1.6uA with 100us wakeup time
时钟源	32KHz OSC 32MHz OSC 40KHz RC 56MHz RC PLL
系统复位	POR PDR External RST IWDG WWDG Soft-Reset
模拟外设	10 通道 ADC 温度传感器 PVD
CPU 主频	最大 72MHz
VDD 工作电压	2.0~5.5V
VBAT 输入管脚	1.8~5.5V
闪存(KBytes)	32
SRAM(KBytes)	10
DMA	5 通道
FSMC	无
定时器	TIM1/TIM2/TIM3/TIM6/TIM14/TIM16/TIM17
SPI/I2S	1

IIC	1
USART	1
USB	无
CAN	无
SDIO	无
DIVSQRT	1

2.3 订货代码

具体型号	包装	最小包数量
HK32F031C6T6	卷带或 Tray 盘	
HK32F031C4T6	卷带或 Tray 盘	
HK32F031K6T6	卷带或 Tray 盘	
HK32F031K4T6	卷带或 Tray 盘	
HK32F031K6U6	卷带或 Tray 盘	
HK32F031K4U6	卷带或 Tray 盘	
HK32F031G6U6	卷带或 Tray 盘	
HK32F031G4U6	卷带或 Tray 盘	
HK32F031F6P6	卷带或 Tray 盘	
HK32F031F4P6	卷带或 Tray 盘	

命名规则如下：

Example: HK32 F 031 G 6 T 6 x

Device family
HK32 = ARM-based 32-bit microcontroller

Product type
F = General-purpose

Sub-family
031 = HK32F031

Pin count
F = 20 pins
E = 25 pins
G = 28 pins
K = 32 pins
C = 48 pins

User code memory size
4 = 16 Kbyte
6 = 32 Kbyte

Package
P = TSSOP
U = UFQFPN
T = LQFP
Y = WLCSP

Temperature range
6 = –40 °C to +105 °C

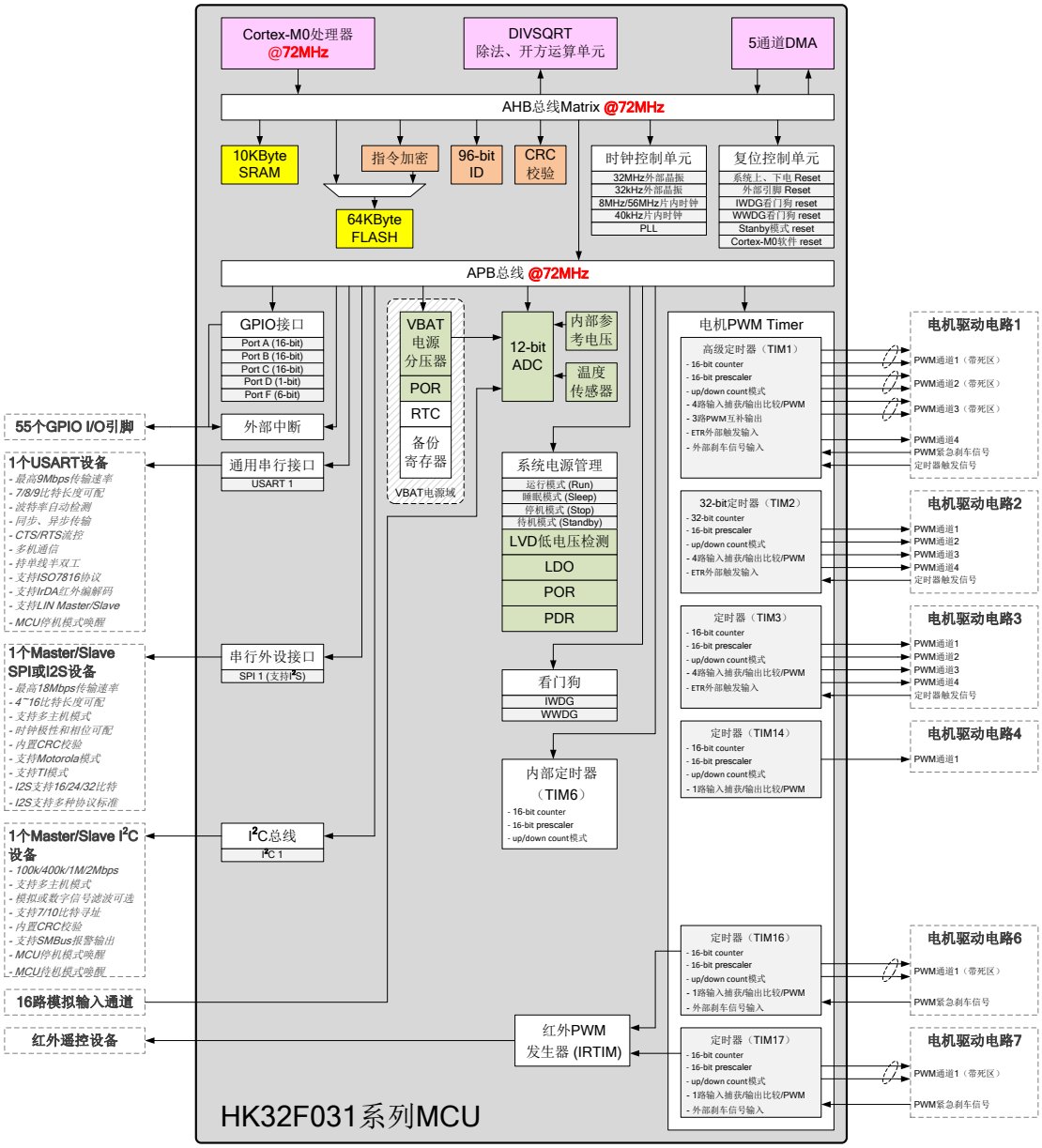
Options
xxx = code ID of programmed parts (includes packing type)
TR = tape and reel packing
blank = tray packing

3 功能介绍

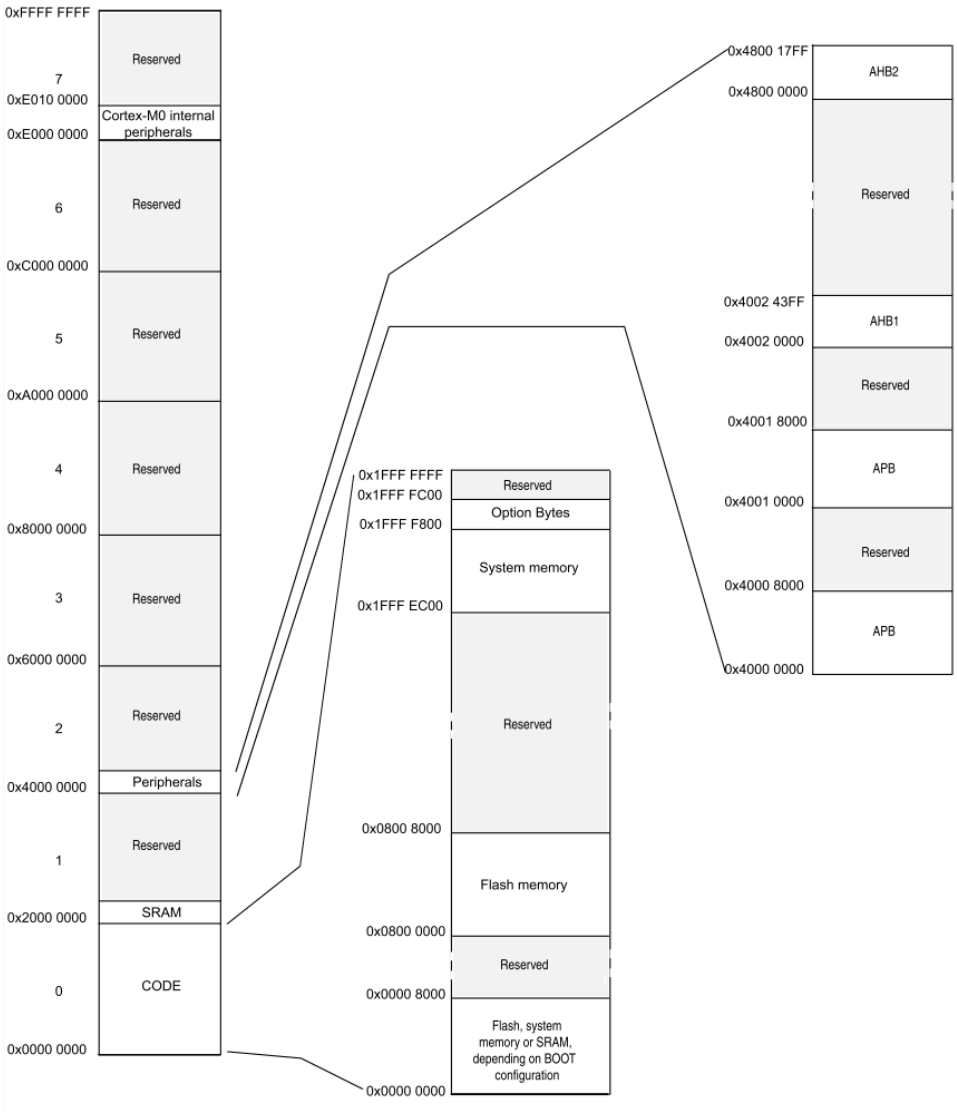
3.1 结构框图

ARM 的 Cortex™-M0 处理器是最新一代的嵌入式 32 位 RISC 处理器，它是一个低成本、超低功耗的 MCU 平台，同时提供卓越的计算性能和先进的中断系统响应。HK32F031 系列产品拥有内置的 Cortex™-M0 核心，因此它与所有的 ARM 工具和软件兼容。

该系列产品的功能框图如下图：



3.2 存储器映射



3.3 内置闪存存储器

内部集成高达 32KByte 的闪存存储器，用于存放程序和数据。

3.4 CRC 计算单元

内部集成了一个独立的 CRC 硬件计算单元，为用户应用减轻负担，提供加速处理的能力。

CRC （循环冗余校验）计算单元使用一个可配置多项式从一个 32 位的数据字中产生

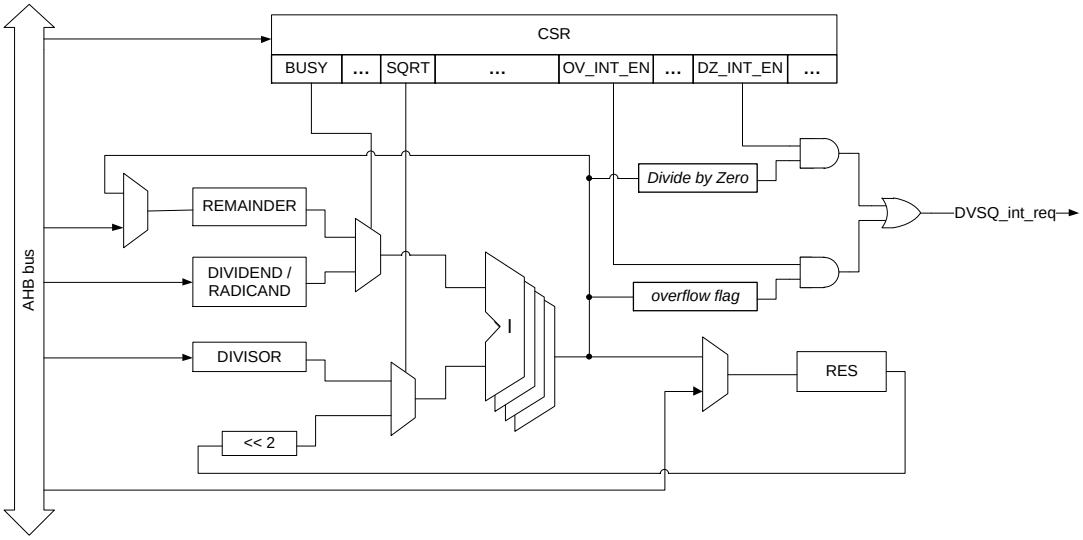
CRC 码。

3.5 DIVSQRT 计算单元

DVSQ 加速器支持 32/32 的无符号除法(SDIV)和带符号除法(UDIV)，和 32 位无符号数开方运算。除法运算同时支持 MOD 操作，运算完成后，商和余数同时更新到相应的寄存器中供软件读取。

- 支持 32 位带符号数和无符号数除法，支持 32 位开方运算。在同一时刻，DVSQ 加速器不能同时支持除法和开方运算，只能在两个中选取一个执行。32/32 有符号/无符号整数除法(同时获取商和余数)。无符号开方运算，可以通过软件选择高精度开方运算。
- 流水线设计，每个时钟完成 2bits 运算。
- 运算时间根据运算数据不同而改变。
- 支持除零中断和溢出中断。

  结构如下图：



3.5.1 除法操作描述

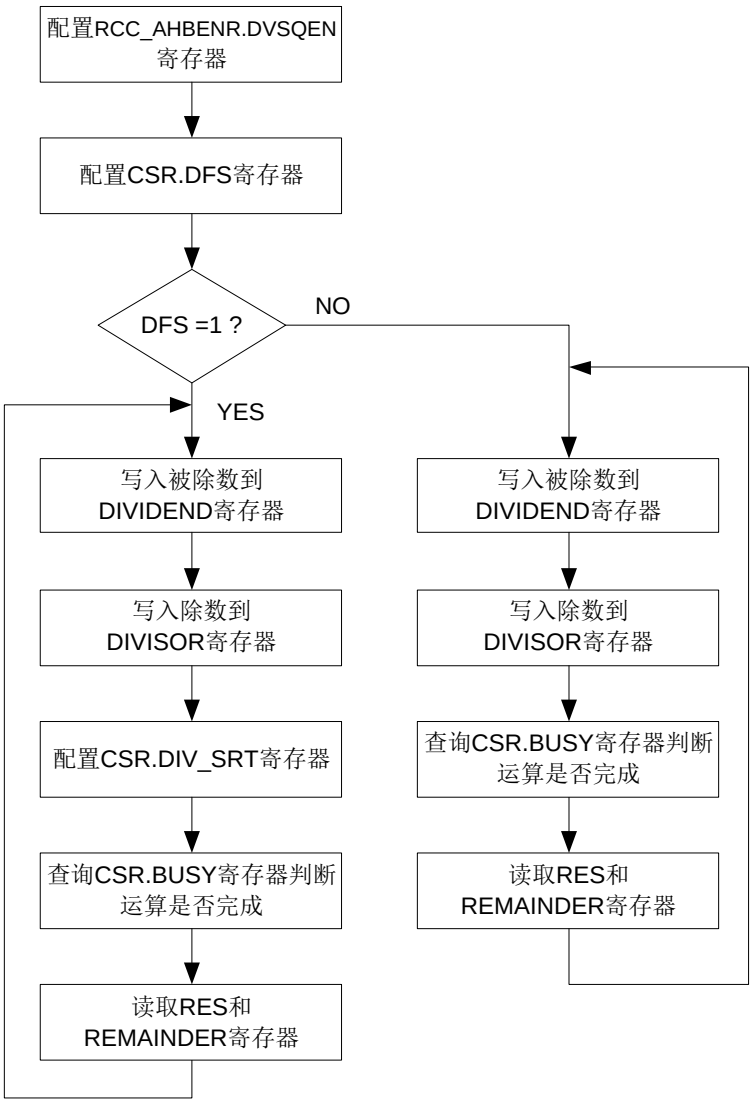
除法操作

结果寄存器 RES 和余数寄存器 REMAINDER 中保持的值始终为补码格式。如果执行无符号除法运算，则 RES 寄存器和 REMAINDER 寄存器中的值都为正数。如果执行带符号数除法，则 RES 寄存器和 REMAINDER 寄存器的符号位由输入的操作数决定：

- 如果被除数和除数的符号位不同，则商为负数；否则商为正数。
- 余数的符号位始终和除数的符号位相同。

操作流程

可以通过快速启动和非快速启动和非快速启动两种方式启动除法运算。除法运算的操作流程示意图为：



3.5.2 除法运行时间

DVSQ 加速器通过被除数的数据决定运算时间，以尽快得到运算结果。具体运算时间如下表，其中运算时间定义为从运算开始到得到运算结果的时钟周期数，也就是 CSR.BUSY 为高的持续时间。

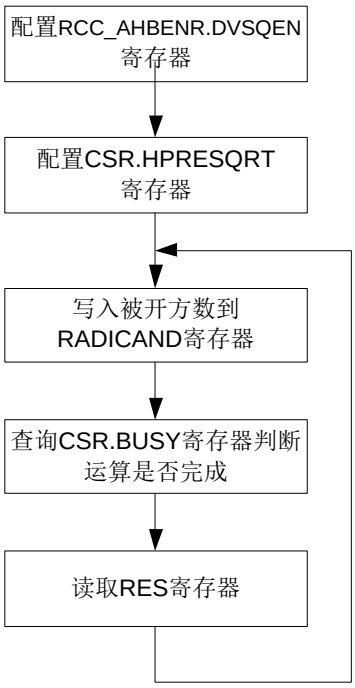
被除数的绝对值	运算时间[周期数]
(01,1x)xx_xxxx_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	17
00(01,1x)_xxxx_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	16
0000_(01,1x)xx_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	15
0000_00(01,1x)_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	14
0000_0000_(01,1x)xx_xxxx__xxxx_xxxx_xxxx_xxxx	13
0000_0000_00(01,1x)_xxxx__xxxx_xxxx_xxxx_xxxx	12
0000_0000_0000_(01,1x)xx__xxxx_xxxx_xxxx_xxxx	11
0000_0000_0000_00(01,1x)__xxxx_xxxx_xxxx_xxxx	10

0000_0000_0000_0000_(01,1x)xx_xxxx_xxxx_xxxx	9
0000_0000_0000_0000_0000_(01,1x)xx_xxxx_xxxx	8
0000_0000_0000_0000_0000_(01,1x)xx_xxxx_xxxx	7
0000_0000_0000_0000_0000_00(01,1x)_xxxx_xxxx	6
0000_0000_0000_0000_0000_0000_(01,1x)xx_xxxx	5
0000_0000_0000_0000_0000_0000_00(01,1x)_xxxx	4
0000_0000_0000_0000_0000_0000_0000_(01,1x)xx	3
0000_0000_0000_0000_0000_0000_0000_00(01,1x)	2
0000_0000_0000_0000_0000_0000_0000_0000	1

3.5.3 开方操作描述

DVSQ 加速器只能进行无符号是开方，因此进行开方运算的时候 RADICAND 和 RES 中的值都是无符号数。

操作流程



开方运行时间

DVSQ 加速器根据被开方数决定运算时间，同时 CSR.HPRESQRT 也会影响开方运算时间。具体时间如下表，其中运算时间定义为从运算开始到得到运算结果的时钟周期数，也就是 CSR.BUSY 为高的持续时间。

当 CSR.HPRESQRT 为 0 时：：

被开方数	运算时间[周期数]
(01,1x)xx_xxxx_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	17

00(01,1x)_xxxx_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	16
0000_(01,1x)xx_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	15
0000_00(01,1x)_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	14
0000_0000_(01,1x)xx_xxxx__xxxx_xxxx_xxxx_xxxx	13
0000_0000_00(01,1x)_xxxx__xxxx_xxxx_xxxx_xxxx	12
0000_0000_0000_(01,1x)xx__xxxx_xxxx_xxxx_xxxx	11
0000_0000_0000_00(01,1x)__xxxx_xxxx_xxxx_xxxx	10
0000_0000_0000_0000_(01,1x)xx_xxxx_xxxx_xxxx	9
0000_0000_0000_0000_0000_(01,1x)xx_xxxx_xxxx	8
0000_0000_0000_0000_0000_(01,1x)xx_xxxx_xxxx	7
0000_0000_0000_0000_0000_00(01,1x)_xxxx_xxxx	6
0000_0000_0000_0000_0000_0000_(01,1x)xx_xxxx	5
0000_0000_0000_0000_0000_0000_00(01,1x)_xxxx	4
0000_0000_0000_0000_0000_0000_0000_(01,1x)xx	3
0000_0000_0000_0000_0000_0000_0000_00(01,1x)	2
0000_0000_0000_0000_0000_0000_0000_0000	1

当 CSR.HPRESQRT 为 1 时：

被开方数	运算时间[周期数]
(01,1x)xx_xxxx_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	33
00(01,1x)_xxxx_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	32
0000_(01,1x)xx_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	31
0000_00(01,1x)_xxxx_xxxx__xxxx_xxxx_xxxx_xxxx	30
0000_0000_(01,1x)xx_xxxx__xxxx_xxxx_xxxx_xxxx	29
0000_0000_00(01,1x)_xxxx__xxxx_xxxx_xxxx_xxxx	28
0000_0000_0000_(01,1x)xx__xxxx_xxxx_xxxx_xxxx	27
0000_0000_0000_00(01,1x)__xxxx_xxxx_xxxx_xxxx	26
0000_0000_0000_0000_(01,1x)xx_xxxx_xxxx_xxxx	25
0000_0000_0000_0000_0000_(01,1x)xx_xxxx_xxxx	24
0000_0000_0000_0000_0000_(01,1x)xx_xxxx_xxxx	23
0000_0000_0000_0000_0000_00(01,1x)_xxxx_xxxx	22
0000_0000_0000_0000_0000_0000_(01,1x)xx_xxxx	21
0000_0000_0000_0000_0000_0000_00(01,1x)_xxxx	20
0000_0000_0000_0000_0000_0000_0000_(01,1x)xx	19
0000_0000_0000_0000_0000_0000_0000_00(01,1x)	18
0000_0000_0000_0000_0000_0000_0000_0000	1

3.5.4 中断

DVSQ 加速器内部的两个中断源共用芯片中的同一个中断号，当系统检测到中断请求后需要通过读 CSR 寄存器来判断是除零中断还是溢出中断。在同一时刻，除零中断和溢出中断只可能有一个发生。

带符号数除法溢出中断：

- 可以通过配置 CSR.OV_INT_EN 使能或关闭。
- 当带符号数除法被除数为 0x8000_0000，除数为 0xFFFF_FFFF 时，中断请求会被硬件置位。
- 本中断情况可以通过软件或硬件清除：
  - 软件配置 CSR.OV_FLAG 为 0。
  - 开始下一次除法或开方运算。

除 0 中断：

- 可以通过配置 CSR.DZ_INT_EN 使能或关闭。
- 当除数为 0 时，中断请求会被硬件置位。
- 本中断请求可以通过软件或硬件清除：
  - 软件配置 CSR.DZ_FLAG 为 0。
  - 开始下一次除法或开方运算。

3.5.5 注意事项

除法操作：

- 因为 DIVIDEND 寄存器和 DIVISOR 寄存器的值在运算过程中不会被硬件改变，所以软件通过字节或半字写这两个寄存器的时候需要小心。比如软件字节写 DIVIDEND[7：0]后，DIVIDEND 寄存器中的高 24 位为上一次除法运算写入的值，低 8 位为新写入的值。
- 当除法配置为快速启动后，无论是字节写、半字写还是字写 DIVISOR 寄存器都会使除法运算开始。

开方运算：

- 无论是字节写、半字写还是字写 DIVISOR 寄存器都会使除法运算开始。

结果读取：

- 如果在 DVSQ 还没有完成运算的时候访问 RES 和 REMAINDER 寄存器，将会使总线处于等待状态，在等待状态中也不能相应中断。软件可以通过轮询 CSR.BUSY 的状态来判断 RES 和 REMAINDER 的值是否已经就绪。
- 如果在 DVSQ 还没有完成运算的时候访问 DIVIDEND/DIVISOR/RADICAND 寄存器也会使总线处于等待状态。

3.6 SRAM

内部集成多达 10KByte SRAM，CPU 能以零等待周期进行快速读写访问，能够满足大多数应用的需求。

3.7 NVIC

内置嵌套的向量式中断控制器，能够处理多达 32 个可屏蔽中断通道(不包括 16 个 Cortex™-M0 的中断线)和 4 个优先级。该模块以最小的中断延迟提供灵活的中断管理功能。

- 紧耦合的 NVIC 能够达到低延迟的中断响应处理
- 中断向量入口地址直接进入内核
- 紧耦合的 NVIC 接口
- 允许中断的早期处理
- 处理晚到的较高优先级中断
- 支持中断尾部链接功能
- 自动保存处理器状态
- 中断返回时自动恢复，无需额外指令开销

HK32F03X 共有 25 外部中断，其中红色填充是友商没有的中断位。

Posit	Priority		Acronym	Interrupt vectors	Description	Address
-	-	-	-		Reserved	0x0000_0000
-	-3	fixed	Reset		Reset	0x0000_0004
-	-2	fixed	NMI		Non maskable interrupt. The RCC Clock Security System (CSS) is linked to the NMI vector.	0x0000_0008
-	-1	fixed	HardFault		All class of fault	0x0000_000c
-	3	settable	SVCall		System service call via SWI instruction	0x0000_002c
-	5	settable	PendSV		Pendable request for system service	0x0000_0038
-	6	settable	SysTick		System tick timer	0x0000_003c
0	7	settable	WWDG	WWDG_IRQHandler	Window watchdog interrupt	0x0000_0040
1	8	settable	PVD	PVD_IRQHandler	PVD interrupt (combined EXTI lines 16)	0x0000_0044
2	9	settable	RTC	RTC_IRQHandler	RTC interrupts (combined EXTI lines 17, 19 and 20)	0x0000_0048
3	10	settable	FLASH	FLASH_IRQHandler	Flash global interrupt	0x0000_004c
4	11	settable	RCC	RCC_IRQHandler	RCC global interrupt	0x0000_0050
5	12	settable	EXTI0_1	EXTI0_1_IRQHandler	EXTI Line0 interrupt	0x0000_0054
6	13	settable	EXTI2_3	EXTI2_3_IRQHandler	EXTI Line[3:2] interrupts	0x0000_0058
7	14	settable	EXTI4_15	EXTI4_15_IRQHandler	EXTI Line[15:4] interrupts	0x0000_005c
8	15				Reserved	0x0000_0060
9	16	settable	DMA_CH1	DMA1_Channel1_IRQHandler	DMA channel1 global interrupt	0x0000_0064
10	17	settable	DMA_CH2_3	DMA1_Channel2_3_IRQHandler	DMA channel 2 and 3 interrupts	0x0000_0068
11	18	settable	DMA_CH4_5	DMA1_Channel4_5_IRQHandler	DMA channel 4 and 5 interrupts	0x0000_006c
12	19	settable	ADC	ADC1_COMP_IRQHandler	ADC interrupts	0x0000_0070
13	20	settable	TIM1_BRK_UP_TRG_COM	TIM1_BRK_UP_TRG_COM_IRQHandler	TIM1 break, update, trigger and commutation interrupt	0x0000_0074

14	21	settable	TIM1_CC	TIM1_CC_IRQHandler	TIM1 Capture Compare interrupt	0x0000_0078
15	22	settable	TIM2	TIM2_IRQHandler	TIM2 global interrupt	0x0000_007c
16	23	settable	TIM3	TIM3_IRQHandler	TIM3 global interrupt	0x0000_0080
17	24	settable	TIM6	TIM6_IRQHandler	TIM6 global interrupt	0x0000_0084
18	25					
19	26	settable	TIM14	TIM14_IRQHandler	TIM14 global interrupt	0x0000_008c
20	27					
21	28	settable	TIM16	TIM16_IRQHandler	TIM16 global interrupt	0x0000_0094
22	29	settable	TIM17	TIM17_IRQHandler	TIM17 global interrupt	0x0000_0098
23	30	settable	I2C1	I2C1_IRQHandler	I2C1 global interrupt (combined with EXTI line 23)	0x0000_009c
24	31					
25	32	settable	SPI1	SPI1_IRQHandler	SPI1 global interrupt	0x0000_00a4
26	33					
27	34	settable	USART1	USART1_IRQHandler	USART1 global interrupt (combined with EXTI line 25)	0x0000_00ac
28	35					
29	36				Reserved	0x0000_00b4
30	37				Reserved	0x0000_00b8
31	38	settable	DVSQ	DVSQ_IRQHandler	DVSQ global interrupt	0x0000_00bc

3.8 EXTI

扩展的中断/事件控制器包含24 根用于产生中断/事件请求和唤醒系统的边沿检测中断线。每根中断线都可以独立配置以选择触发事件（上升沿触发、下降沿触发或边沿触发），并且可以单独屏蔽。挂起寄存器用于保持中断请求的状态。EXTI 可检测到脉冲宽度小于内部时钟周期的外部中断线。外部中断线最多有16 根，可从最多39 个GPIO 中选择连接。

HK32F03X 内置 24 个 EXTI 口，其中 0~15 连接 IO，其余的 EXTI 口连接以下事件：

- EXTI 16 连接 PVD 输出
- EXTI 17 连接 RTC 的 Alarm 事件
- EXTI 19 连接 RTC 的 Tamper 和 TimeStamp 事件
- EXTI 20 连接 RTC 的 Wakeup 事件
- EXTI 23 连接 I2C1 的 wakeup 事件
- EXTI 24 连接 I2C2 的 wakeup 事件
- EXTI 25 连接 USART1 的 wakeup 事件
- EXTI 26 连接 USART2 的 wakeup 事件

其中 23,24,25,26 作为内部事件没有 RTSR、FTSR、SWIER 和 PR 寄存器，只能在 STOPMODE 下采事件的上升沿产生 ERQ 和 IRQ 唤醒系统。

红色字体的 3 个 wakeup 事件是 HK32F03X 比友商多出来的几个 EXTI，功能设计不完全，都没有相应的 IMR、EMR、RTSR、FTSR、SWIER 和 PR 功能，只能通过默认打开的 IMR 产生 IRQ 唤醒系统。

3.9 时钟

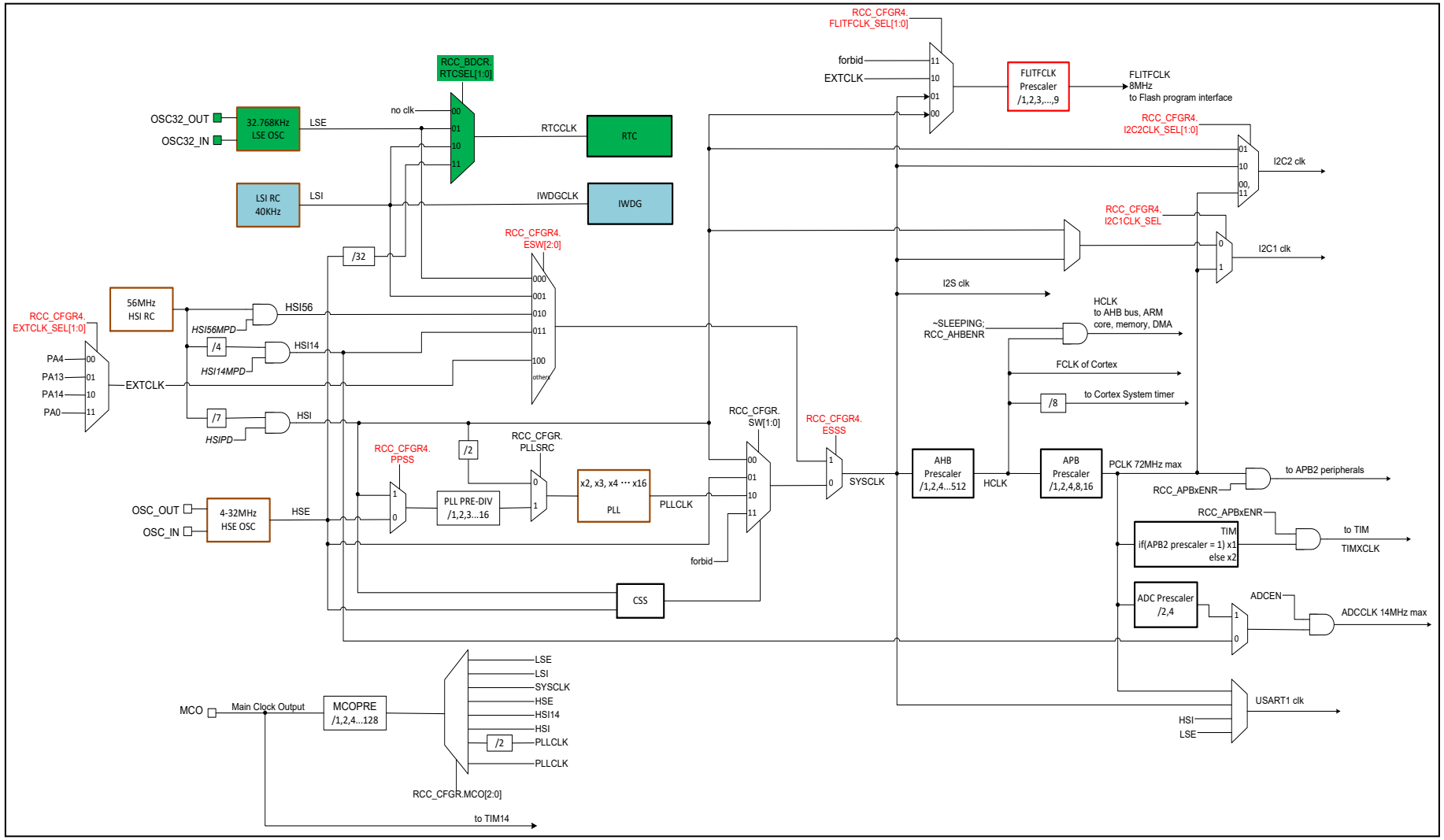
HSI 和 HSI14 来着同一个输出频率为 56MHz 的内部振荡器，因此在使用 HSI 或 HSI14 其中一个时钟时，不能通过把另一个时钟源关闭来降低功耗。HSI 可以作为 PLL 前置分频的输入，因此在使用 HSI-PLL 时，能配置出更丰富的时钟频率。内部振荡器输出的 56MHz 时钟，和分频后的 HSI、HSI14 都可以被选择作为 SYSCLK。

为 CPU 的工作频率设计了更多的时钟来源，也为客户提供了轻便、灵活、多样的工作模式。

- 32KHz LSE 可以作为 CPU 时钟
- 40KHz LSI 可以作为 CPU 时钟
- 4 路 GPIO 引脚（PA0/PA4/PA13/PA14）输入可以作为 CPU 时钟

增加可选 PCLK 作为 I2C 的时钟源。

时钟结构如下图：


RCC_CFGR4.
FLITFCLK_SEL[1:0]
forbid
EXTCLK
FLITFCLK
Prescaler
/1,2,3,...,9
FLITFCLK
8MHz
to Flash program interface
RCC_BDCR.
RTCSEL[1:0]
OSC32_OUT
OSC32_IN
32.768KHz
LSE OSC
LSE
no clk
RTCCLK
RTC
LSI RC
40KHz
LSI
IWDGCLK
IWDG
RCC_CFGR4.
I2C2CLK_SEL[1:0]
I2C2 clk
RCC_CFGR4.
I2C1CLK_SEL
I2C1 clk
/32
RCC_CFGR4.
ESW[2:0]
56MHz
HSI RC
HSI56
HSI56MPD
/4
HSI14
HSI14MPD
RCC_CFGR4.
EXTCLK_SEL[1:0]
PA4
PA13
PA14
PA0
EXTCLK
/7
HSI
HSIPD
I2S clk
HCLK
to AHB bus, ARM
core, memory, DMA
~SLEEPING;
RCC_AHBENR
FCLK of Cortex
/8
to Cortex System timer
RCC_CFGR.
SW[1:0]
RCC_CFGR4.
ESSS
RCC_CFGR4.
PPSS
/2
RCC_CFGR.
PLLSRC
PLL PRE-DIV
/1,2,3...16
x2, x3, x4 ··· x16
PLL
PLLCLK
SYSCLK
AHB
Prescaler
/1,2,4...512
HCLK
APB
Prescaler
/1,2,4,8,16
PCLK 72MHz max
to APB2 peripherals
RCC_APBxENR
OSC_OUT
OSC_IN
4-32MHz
HSE OSC
HSE
forbid
TIM
if(APB2 prescaler = 1) x1
else x2
to TIM
TIMXCLK
CSS
ADC Prescaler
/2,4
ADCEN
ADCCLK 14MHz max
MCO
Main Clock Output
MCOPRE
/1,2,4...128
LSE
LSI
SYSCLK
HSE
HSI14
HSI
/2
PLLCLK
PLLCLK
RCC_CFGR.MCO[2:0]
to TIM14
USART1 clk
HSI
LSE

3.10 Boot 模式

在启动时，自举管脚被用于选择三种自举模式中的一种

- 从用户闪存自举
- 从系统存储器自举
- 从内部 SRAM 自举

自举加载程序存放于系统存储器中，可以通过 USART1/USART2 对闪存重新编程。

3.11 供电方案

- VDD = 2.0～5.5V：VDD 管脚为 I/O 管脚和内部 LDO 供电
- VDDA = 2.0～5.5V：为 ADC、温度传感器模拟部分提供供电
- VBAT = 1.8～5.5V：当关闭 VDD 时，内部电源切换电路将通过 VBAT 为 RTC、外部 32kHz 振荡器和后备寄存器供电

3.12 电源监控器

内部集成了上电复位(POR)/掉电复位(PDR)电路，该电路始终处于工作状态，保证系统在供电超过 2V 时工作。当 VDD 低于 POR/PDR 阀值时，置器件于复位状态，而不必使用外部复位电路。器件中还有一个可编程电压监测器(PVD)，它监视 VDD 供电并与阀值 VPVD 比较，当 VDD 低于或高于阀值 VPVD 时将产生中断，中断处理程序可以发出警告信息或将微控制器转入安全模式。PVD 功能需要通过程序使能开启。

3.13 低功耗模式

PC13/PA0 唤醒 pin 用于 Standby mode 唤醒，且均可以配置极性。I2C1/I2C2 均支持 STOP 下收取数据唤醒。有特殊配置以支持 I2C1 在 Standby mode 下也能收数据唤醒 MCU。

芯片支持多种功耗模式

- Sleep Mode：睡眠模式

在睡眠模式，只有 CPU 停止，所有外设处于工作状态并可在发生中断/事件时唤醒 CPU。

- Stop Mode：停机模式

在保持 SRAM 和寄存器内容不丢失的情况下，停机模式可以达到最低的电能消耗。在停机模式下，所有内部时钟被关闭，PLL、HSI 和 HSE 的 RC 振荡器被关闭。 可以通过任一配置成 EXTI 的信号把微控制器从停机模式中唤醒，EXTI 信号可以是 16 个外部 I/O 口之一、PVD 的输出、RTC 闹钟、UART 帧头匹配以及 I2C 地址匹配。

- Standby Mode：待机模式

在待机模式下可以达到最低的电能消耗。内部 LDO 被关闭，因此所有内部 1.5V 部分的供电被切断；PLL、HSI 和 HSE 的 RC 振荡器也被关闭；进入待机模式后，SRAM 和寄存器的内容将消失，但后备寄存器的内容仍然保留，待机电路仍工作。 从待机模式退出的条件是：NRST 上的外部复位信号、IWDG 复位、WKUP 管脚上的边沿或 RTC 的闹钟到时。

3.14 DMA

灵活的 5 路通用 DMA 可以管理存储器到存储器、设备到存储器和存储器到设备的数据传输。1 个 DMA 控制器支持环形缓冲区的管理，避免了控制器传输到达缓冲区结尾时所产生的中断。

每个通道都有专门的硬件 DMA 请求逻辑，同时可以由软件触发每个通道；传输的长度、传输的源地址和目标地址都可以通过软件单独设置。DMA 可以用于主要的外设：SPI、I2 C、USART、定时器 TIMx、SDIO 和 ADC。

3.15 RTC 时钟和 Backup 寄存器

RTC 和后备寄存器通过一个开关供电，在 VDD 有效时该开关选择 VDD 供电，否则由 VBAT 管脚供电。LQFP32、UFQFPN32、TSSOP20 封装没有独立的 VBAT 管脚，只要 VDD 有电，VBAT 域仍然会正常工作，提供 StandBy 低功耗功能。

后备寄存器可以用于保存用户应用数据。该寄存器不会被系统或电源复位源复位。当从待机模式唤醒时，也不会被复位。

RTC 是一个独立的 BCD 定时器 / 计数器。其主要特性如下：

- 日历具有亚秒、秒、分、小时 （12 或 24 格式）、星期几、日、月、年，格式为 BCD（二进码十进数）。
- 自动调整每月是 28、 29 （闰年）、 30 还是 31 天。
- 可编程闹钟具有从停止和待机模式唤醒的能力。

- 可运行时纠正 1 到 32767 个 RTC 时钟脉冲。这可用于将 RTC 与主时钟同步。
- 数字校准电路具有 1 ppm 的分辨率，以补偿石英晶振的不准确性。
- 两个侵入检测引脚具有可编程的滤波器。当检测到侵入事件时， MCU 可从停止及待 机模式唤醒。
- 时间戳特性可用于保存日历内容。此功能可由时间戳引脚上的事件触发，或由篡改事件 触发。当检测到时间戳事件时， MCU 可从停止及待机模式唤醒。
- 参考时钟检测：可使用更加精确的第二时钟源 （50 或 60 Hz）来提高日历的精确度

3.16 独立看门狗

独立的看门狗是基于一个 12 位的递减计数器和一个 8 位的预分频器，它由一个内部独立的 40kHz 的 RC 振荡器提供时钟，因为这个 RC 振荡器独立于主时钟，所以它可运行于停机和待机模式。它可以被当成看门狗用于在发生问题时复位整个系统，或作为一个自由定时器为应用程序提供超时管理。通过选择字节可以配置成是软件或硬件启动看门狗。在调试模式，计数器可以被冻结。

3.17 窗口看门狗

窗口看门狗内有一个 7 位的递减计数器，并可以设置成自由运行。它可以被当成看门狗用于在发生问题时复位整个系统。它由主时钟驱动，具有早期预警中断功能。在调试模式，计数器可以被冻结。

3.18 System Tick 定时器

这个定时器是专用于操作系统，也可当成一个标准的递减计数器。它具有下述特性。

- 24 位的递减计数器
- 重加载功能
- 当计数器为 0 时能产生一个可屏蔽中断
- 可编程时钟源

3.19 定时器

HK32F031x4/x6 器件包括高达五个通用定时器和一个高级控制定时器。

定时器类型	定时器名称	计数器分辨率	计数器类型	预分频系数	DMA请求	紧急刹车输入	捕获/比较通道	互补输出	HK32F030	HK32F031	HK32F04A
高级	TIM1	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	有	4	3	有	有	有
通用	TIM2	32 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	无	4	无	无	有	有
	TIM3	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	无	4	无	有	有	有
	TIM14	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	无	无	1	无	有	有	有

	TIM16	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	有	1	1	有	有	有
	TIM17	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	有	1	1	有	有	有
基本	TIM6	16 位	递增、递减、递增/递减	1 和 65536 之间的任意整数	有	无	无	无	有	有	有

3.19.1 基本定时器

基本定时器 TIM6 包含一个 16 位自动装载计数器，由各自的可编程预分频器驱动。

它可以作为通用定时器提供时间基准，特别地可以为数模转换器 (DAC) 提供时钟。实际上， 它在芯片内部直接连接到 DAC 并通过触发输出直接驱动 DAC。

- 16 位自动重装载累加计数器
- 16 位可编程(可实时修改) 预分频器，用于对输入的时钟按系数为1～65536 之间的任意数值分频
- 触发DAC 的同步电路
- 在更新事件(计数器溢出) 时产生中断/DMA 请求

3.19.2 通用定时器

每个通用定时器都可用于生成 PWM 输出，或作为简单时间基准。

TIM2, TIM3

HKF031x4/x6 器件具有两个可同步的 4 通道通用定时器。TIM2 基于一个 32 位自动重载 递增/递减计数器和一个 16 位预分频。TIM3 基于一个 16 位自动重载递增/递减计数器和一个 16 位预分频。它们都具有 4 个独立通道，用于输入捕获/输出比较、PWM、单脉冲模式输出。在最大的封装中，可提供多达 12 个输入捕捉/输出比较/PWM。

TIM2 和 TIM3 通用定时器可通过定时器链接功能与 TIM1 高级控制定时器协同工作，提供同步或事件链接功能。TIM2 和 TIM3 都可生成独立的 DMA 请求。这些定时器能够处理正交（增量）编码器信号，也能处理 1 到 3 个霍尔效应传感器的数字输出。在调试模式下，其计数器可被冻结。

TIM14

该定时器基于一个 16 位自动重载递增计数器和一个 16 位预分频器。TIM14 具有一个单通道，用于输入捕获/输出比较，PWM 或单脉冲模式输出。在调试模式下，其计数器可被冻结。

TIM16 和 TIM17

两种定时器基于一个 16 位自动重载递增计数器和一个 16 位预分频器。它们每个都有一个单通道，用于输入捕获/输出比较，PWM 或单脉冲模式输出。TIM16 和 TIM17 有互补输出，带死区生成和独立 DMA 请求生成功能。在调试模式下，其计数器可被冻结。

3.19.3 高级定时器

高级控制定时器(TIM1)可以被看成是分配到 6 个通道的三相 PWM 发生器，还可以被当成完整的通用定时器。四个独立的通道可以用于：

- 输入捕获
- 输出比较
- 产生 PWM(边缘或中心对齐模式)
- 单脉冲输出
- 互补 PWM 输出，具程序可控的死区插入功能

配置为 16 位标准定时器时，它与 TIMx 定时器具有相同的功能。配置为 16 位 PWM 发生器时，它具有全调制能力(0~100%)。 在调试模式下，计数器可以被冻结。很多功能都与标准的 TIM 定时器相同，内部结构也相同，因此高级控制定时器可以通过定时器链接功能与 TIM 定时器协同操作，提供同步或事件链接功能。

3.20 IIC 总线

1 个 I2C 总线接口，能够工作于多主和从模式，支持标准模式（最高100 kbit/s）、快速模式（最高400 kbit/s）和极速模式（最高1 Mbit/s），有20 mA 输出驱动。

I2C 接口支持 7 位或 10 位寻址，7 位从模式时支持双从地址寻址。

I2C 提供了SMBUS 2.0 和PMBUS 1.1 的硬件支持：ARP 能力、主机通知协议、硬 件CRC （PEC）生成/ 验证、超时验证、ALERT 协议管理。

I2C 还有一个独立于CPU 时钟域的时钟，这样I2C 可在地址匹配时从停止模式唤醒MCU。

可编程的模拟和数字噪声滤波器。

	模拟滤波器	数字滤波器
抑制的脉冲宽度	≥ 50 ns	从 1 到 15 个 I2C 外设时钟的可编程长度
优点	停止模式中仍可用	1. 附加的滤波能力 vs 标准需求。 2. 稳定长度

缺点	随温度、电压、工艺变化	

3.21 USART

器件内置有一个通用同步/异步收发器（USART1），其通信速率高达 6 Mbit/s。它提供了对 CTS、RTS、RS485 DE 信号、多处理器通信模式、主同步通信和单线半双工通信模式的硬件管理。USART1 还支持智能卡通信（ISO 7816）、IrDA SIR ENDEC、LIN 主 /从能力、自动波特率特性，具有与 CPU 时钟独立的时钟域，可从停止模式唤醒 MCU。USART 接口可以使用 DMA 控制器。

USART 特性	**USART1**
调制解调器的硬件流控	支持
使用 DMA 进行连续通信	支持
多处理器通信	支持
同步模式	支持
SmartCard 模式	支持
单线半双工通信	支持
IrDA SIR ENDEC 模块	支持
LIN 模式	支持
双时钟域和从停止模式唤醒	支持
接收器超时中断	支持
Modbus 通信	支持
自动波特率检测	支持
驱动启用	支持

3.22 SPI

SPI 能够以高达 18 Mbit/s 通信，可为从和主模式、全双工和半双工通信模式。3 位预分频器可产生 8 种主模式频率，帧可配置为 4 位至 16 位。

一个标准 I2S 接口（与 SPI1 复用）支持四种不同的音频标准，能以主或从半双工通信模式工作。它可配置为 16、24、32 位传输，有 16 位或 32 位数据分辨率，由专用信号同步。可由 8 位可编程线性预分频设置 8kHz 至 192kHz 的音频采样频率。当工作于主模式时，它可为外部音频元件输出采样频率 256 倍的时钟。

SPI 特性	SPI
硬件 CRC 计算	支持
Rx/Tx FIFO	支持
NSS 脉冲模式	支持
I2S 模式	支持
TI 模式	支持

3.23 GPIO

每个 GPIO 管脚都可以由软件配置成输出(推拉或开路)、输入(带或不带上拉或下拉)或其它的外设功能端口。多数 GPIO 管脚都与数字或模拟的外设共用。所有的 GPIO 管脚都有大电流通过能力。在需要的情况下，I/O 管脚的外设功能可以通过一个特定的操作锁定，以避免意外的写入 I/O 寄存器。

3.24 ADC

内嵌 1 个 12 位的模拟/数字转换器(ADC)，每个 ADC 共用多达 10 个外部通道，可以实现单次或扫描转换。在扫描模式下，在选定的一组模拟输入上的转换自动进行。

ADC 接口上额外的逻辑功能包括：

- 同时采样和保持

- 交叉采样和保持
- 单次采样

ADC 可以使用 DMA 操作。模拟看门狗功能允许非常精准地监视一路、多路或所有选中的通道，当被监视的信号超出预置的阀值时，将产生中断。由标准定时器(TIMx)和高级控制定时器(TIM1)产生的事件，可以分别内部级联到 ADC 的开始触发和注入触发，应用程序能使 AD 转换与时钟同步。

ADC 支持对 VBAT 进行 1/2 或 1/3 电压进行采样。

3.25 温度传感器

温度传感器产生一个随温度线性变化的电压。温度传感器在内部被连接到 ADC1_IN16 的输入通道上，用于将传感器的输出转换到数字数值。

3.26 内部参考电压

内部参考电压 （VREFINT）为 ADC 和比较器提供了一个稳定的电压输出。VREFINT 内部连接到 ADC_IN17 输入通道。访问模式为只读。

3.27 调试接口

内嵌 ARM 的 SWJ-DP 接口，可以实现串行线 SWDIO/SWCLK 调试接口。

4 性能指标

4.1 最大绝对额定值

最大额定值只是短时间的压力值。并且芯片在该值或者其他任何超出该推荐值的条件下工作是不可取的。超出下列最大额定值可能会给芯片造成永久性的损坏。长时间工作在最大额定值下可能影响芯片的可靠性。

4.1.1 极限电压特性

符号	描述	最小值	最大值	单位
V_{DD}-V_{SS}	外部主供电电压（包含 V_{DDA} 和 V_{DD}）	-0.5	6.0	V
V_{IN}	引脚上的输入电压	VSS-0.3	VDD+4.0	
|ΔVDDx|	不同供电引脚之间的电压差	-	50	mV
$\|V_{SSX} - V_{SS}\|$	不同接地引脚之间的电压差	-	50	

4.1.2 极限电流特性

符号	描述	最大值	单位
I_{VDD}	经过 V_{DD} /V_{DDA} 电源线的总电流（供应电流）[1]	150	mA
I_{VSS}	经过 V SS 地线的总电流（流出电流）[1]	150	
I_{IO}	任意 I/O 和控制引脚上的输出灌电流	25	
	任意 I/O 和控制引脚上的输出拉电流	-25	
$I_{INJ(PIN)}$[2]	引脚上的注入电流 [3]	±5	
$\Sigma I_{INJ(PIN)}$	所有 I/O 和控制引脚上的总注入电流 [4]	±25	

Note1：所有的电源（V_{DD}，V_{DDA}）和地（V_{SS}，V_{SSA}）引脚必须始终连接到外部允许范围内的供电系统上。
Note2：反向注入电流会干扰器件的模拟性能。
Note3：当 $V_{IN} > V_{DD}$ 时，有一个正向注入电流；当 $V_{IN} < V_{SS}$ 时，有一个反向注入电流，注入电流绝对不可以超过规定范围。
Note4：当几个 I/O 口同时有注入电流时，$\Sigma I_{INJ(PIN)}$ 的最大值为正向注入电流与反向注入电流的即时绝对值之和。

4.1.3 极限温度特性

符号	描述	参数值	单位
T_{STG}	储存温度范围	－45 to +150	° C
T_J	最大结温度	125	

4.2 工作参数

4.2.1 推荐工作条件

符号	描述	最小值	最大值	单位
f_{HCLK}	内部 AHB 时钟频率	0	72	MHz
f_{PCLK1}	内部 APB1 时钟频率	0	72	
f_{PCLK2}	内部 APB2 时钟频率	0	72	
V_{DD}	标准工作电压	2	5.5	V
V_{DDA}[1]	模拟工作电压	2	5.5	V
V_{BAT}	备份部分工作电压	1.8	5.5	V
T	工作温度	-40	105	° C

Notes1：VDDA 可以低于 VDD；例如 VDD=5V, VDDA=3.3V; VDD=3.3V, VDDA=2.5V，ADC 正常工作。

4.2.2 复位和低压检测

Table 4-1 上电复位特性

符号	参数	条件	最小值	典型值	最大值	单位
T_{delay}	rstn 建立时间	-	-	40		us
$V_{Threshold}$	复位门限	-	-	1.75		V

Table 4-2 PVD 特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{PVD}	可编程电压检测器的检测电平选择 (上升沿)	PLS[2:0]=000	2.183	2.188	2.196	V
		PLS[2:0]=001	2.286	2.289	2.298	
		PLS[2:0]=010	2.393	2.399	2.407	
		PLS[2:0]=011	2.502	2.508	2.518	
		PLS[2:0]=100	2.621	2.629	2.639	
		PLS[2:0]=101	2.726	2.733	2.745	
		PLS[2:0]=110	2.839	2.846	2.855	
		PLS[2:0]=111	2.958	2.969	2.979	
	可编程电压检测器的检测电平选择 (下降沿)	PLS[2:0]=000	2.116	2.119	2.125	
		PLS[2:0]=001	2.208	2.211	2.220	
		PLS[2:0]=010	2.305	2.310	2.320	
		PLS[2:0]=011	2.399	2.406	2.416	
		PLS[2:0]=100	2.506	2.512	2.521	
		PLS[2:0]=101	2.596	2.602	2.613	
		PLS[2:0]=110	2.693	2.701	2.710	
		PLS[2:0]=111	2.798	2.805	2.817	

4.2.3 工作电流特性

Table 4-3 工作电流特性

模式	条件	VDD@25°C			Unit
		2.0V	3.3V	5.0V	
Run mode	HCLK=72MHz, FLASH 读取 3 个等待周期, APB 时钟 enable	21.505	22.63	22.85	mA
	HCLK=72MHz, FLASH 读取 3 个等待周期, APB 时钟 disable	12.908	13.232	13.301	mA
	HCLK=HSE 8MHz, FLASH 读取 0 等待周期，APB 时钟 enable	3.151	3.418	3.533	mA
	HCLK=HSE 8MHz, FLASH 读取 0 等待周期，APB 时钟 disable	2.316	2.559	2.653	mA
	HCLK=LSI 40KHz	196	208	212	uA
	HCLK=LSE 32.768KHz	190	205	215	uA
Sleep mode	HCLK= 72MHz APB 时钟 disable	5.199	5.441	5.483	mA
	HCLK=HSI 8MHz APB 时钟 disable	0.778	0.845	0.937	mA
Stop mode	LDO 全速工作状态 HSE/HSI/LSE 关闭	126	128	130	uA

	LDO 低功耗状态 HSE/HSI/LSE 关闭	9.22	10.26	12.47	uA
Standby mode	LSI and LSE off	1.13	1.64	3.17	uA
	RTC with LSI and IWDG on		2.7		uA
	RTC with LSE=32.768K	'-	2.6	'-	uA
VBAT on/VDD off					
模式	**条件**	**VBAT @25°C**	**Unit**		
RTC Power consumption	RTC with LSE=32.768K VDD off	'-	1.0	'-	uA

4.2.4 外部时钟特性

Table 4-4 外部高速时钟特性

符号	参数	条件	最小值	典型值	最大值	单位
f_{HSE_ext}	时钟频率	-	1	8	25	MHz
V_{HSEH}	输入引脚高电平		$0.7V_{DD}$	-	V_{DD}	V
V_{HSEL}	输入引脚低电平		V_{SS}	-	$0.3V_{DD}$	
$Tw_{(HSE)}$	有效高/低电平时间		5	-	-	ns
$Tr_{(HSE)}$ $Tf_{(HSE)}$	上升/下降时间		-	-	20	
$Cin_{(HSE)}$	输入容抗	-	-	5	-	pF
$DuCy_{(HSE)}$	占空比	-	45	-	55	%

Table 4-5 外部低速时钟特性

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
F_{LSE_ext}	时钟频率	-	-	32.768	1000	kHz
V_{LSEH}	输入引脚高电平		$0.7V_{DD}$	-	V_{DD}	V
V_{LSEL}	输入引脚低电平		V_{SS}	-	$0.3V_{DD}$	
$Tw_{(LSE)}$	有效高/低电平时间		450	-	-	Ns
$Tr_{(LSE)}$ $Tf_{(LSE)}$	上升/下降时间		-	-	50	
$Cin_{(LSE)}$	输入容抗	-	-	5	-	pF
$DuCy_{(LSE)}$	占空比	-	30	-	70	%

4.2.5 内部时钟特性

Table 4-6 内部快速时钟特性

Symbol	Parameter	Conditions		Min	Typ	Max	Unit
f_{HSI}	时钟频率	-		-	8	-	MHz
$DuCy_{(HSI)}$	占空比	-		45	-	55	%
ACC_{HSI}	振荡器精度	RCC_CR 寄存器校准后		-	-	1	
		工厂校准	T_A= –40 to 105 °C	-2	-	2.5	%
			T_A= –40 to 85 °C	-1.5	-	2.2	%
			TA = 0 to 70 °C	-1.3	-	2	%

			TA = 25 °C	-1.1	-	1.8	%
$T_{su(HSI)}$	振荡器启动时间	$V_{SS} \leqslant V_{IN} \leqslant V_{DD}$		1	-	2	us
$I_{DD(HSI)}$	振荡器功耗			-	80	100	uA

Table 4-7 内部慢速时钟特性

Symbol	Parameter	Min	Typ	Max	Unit
f_{LSI}	时钟频率	30	40	60-	kHz
$t_{su(LSI)}$	振荡器启动时间	-	-	85	us
$I_{DD(LSI)}$	振荡器功耗		0.65	1.2	uA

4.2.6 PLL 特性

Table 4-8 PLL 特性

Symbol	Parameter	Value			Unit
		Min	Typ	Max	
f_{PLL_IN}	输入时钟频率	1	8.0	25	MHz
	输入时钟占空比	40	-	60	%
f_{PLL_OUT}	输出时钟频率	16	-	72	MHz
t_{LOCK}	锁相时间	-	-	200	us
Jitter	循环抖动	-	-	300	ps

4.2.7 存储器特性

Table 4-9 存储器特性

Symbol	Parameter	Min	Typ	Max	Unit
T_{PROG}	单字节写入时间	6	-	7.5	μs

T_{ERASE}	页擦除时间	4	-	5	ms
	整片擦除时间	30	-	40	ms
IDD_{PROG}	单字节写入电流	-	-	5	mA
IDD_{ERASE}	页/片擦除电流	-	-	2	mA
IDD_{READ}	读电流@24MHz	-	2	3	mA
	读电流@1MHz	-	0.25	0.4	mA
V_{IL}	输入低电压	-		$0.1V_{DD}$	
V_{IH}	输入高电压	$0.9V_{DD}$			
V_{OL}	输出低电压			$0.1V_{DD}$	
V_{OH}	输出高电压	$0.9V_{DD}$			
N_{END}	擦写寿命	1			千次
t_{RET}	数据保存时间	20			年

1. 典型值是指 1.5V, TT 工艺和温度 25 ℃的条件下。

4.2.8 IO 引脚特性

Table 4-10 IO 引脚直流特性

Symbol	Parameter	Conditions	Min	Typ	Max	Unit
V_{IH}	输入高电平	V_{DD}>2V	0.42*(V_{DD} -2V) + 1V		5.5	V
		V_{DD}≤2V			5.2	
V_{IL}	输入低电平		-0.3		0.32*(V_{DD}-2V)+0.75V	V
V_{hys}	施密特触发器电压迟滞		5%V_{DD}	-	-	mV
I_{lkg}	输入漏电流	V_{IN} =5V	-	-	3	uA

R_{PU}	weak pull-up equivalent resistor	$V_{IN}=V_{SS}$	30	40	50	KΩ
R_{PD}	weak pull-down equivalent resistor	$V_{IN}=V_{DD}$	30	40	50	KΩ
C_{IO}	I/O pin capacitance		-	5	-	pF

Table 4-2 IO 引脚交流特性

Mode	Symbol	Parameter	Conditions	Min	Max	Unit
10	$f_{max(IO)out}$	Maximum frequency	C_L=50pF, V_{DD}=2V to 5.5V	-	2	MHz
	$t_{f(IO)out}$	output high to low level fall time		-	125	ns
	$t_{r(IO)out}$	output low to high level rise time		-	125	
01	$f_{max(IO)out}$	Maximum frequency	C_L=50pF, V_{DD}=2V to 5.5V	-	10	MHz
	$t_{f(IO)out}$	output high to low level fall time		-	25	ns
	$t_{r(IO)out}$	output low to high level rise time		-	25	
11	$f_{max(IO)out}$	Maximum frequency	C_L=30pF, V_{DD}=2.7V to 5.5V	-	50	MHz
			C_L=50pF, V_{DD}=2.7V to 5.5V		30	
			C_L=50pF, V_{DD}=2V to 2.7V		20	
	$t_{f(IO)out}$	output high to low level fall time	C_L=30pF, V_{DD}=2.7V to 5.5V	-	5	ns
			C_L=50pF, V_{DD}=2.7V to 5.5V		8	
			C_L=50pF, V_{DD}=2V to 2.7V		12	
	$t_{r(IO)out}$	output high to low level rise time	C_L=30pF, V_{DD}=2.7V to 5.5V	-	5	ns
			C_L=50pF, V_{DD}=2.7V to 5.5V		8	

			C_L=50pF, V_{DD}=2V to 2.7V		12	

4.2.9 TIM 计数器特性

Table 4-3 TIM 计数器特性

Symbol	Conditions	Min	Max	Unit
Tres(TIM)	Timer resolution time	1	-	$T_{TIMxCLK}$
FEXT	Timer external clock frequency on CH1 to CH4	0	$F_{TIMxCLK}/2$	MHz
RESTIM	Timer resolution	-	16	bit
Tcounter	16-bit counter clock period when internal clock is selected	1	65536	$T_{TIMxCLK}$
TMAX_COUNT	Maximum possible count	-	65536x65536	$T_{TIMxCLK}$

1. $f_{TIMxCLK}$ = 72 MHz

4.2.10 ADC 特性

Table 4-4 ADC 特性

Parameter	Conditions	Min	Typ	Max	Unit
Full scale range	SDIF=0	vrefn	-	vrefp	V
	SDIF=1	2*(vrefp-vrefn)			V
Input signal common mode		(vrefp-vrefn)/2			V
Input sample capacitance	-	-	5	-	pF
Input switch equivalent impendence(Rs)	-	-	-	1000	Ohm
Positive reference voltage(vrefp)[1]	-	AVDD	AVDD	AVDD	V

Negative reference voltage(vrefn)	-	0	0	0.1	V
Analog Supply voltage	-	2.0	3.3	5.5	V
Digital Supply voltage	-	1.35	1.5	1.65	V
Current Consumption AVDD	SDIF=1,@ 1Msps	-	110	-	uA
Current Consumption VDD		-	40	-	uA
Current Consumption vrefp		-	35	-	uA
Clock period(t_{clkp})		3333	71.4	23.8	Ns
The high level time of clock(t_{clkh})	-	40%	50%	60%	T_{clkp}
The time delay from rising edge of clock to rising edge of EOC(t_{eocr})	-	0.8	-	3	ns
The time delay from rising edge of clock to falling edge of EOC (t_{eocf})	-	0.8	-	3	ns
The time delay from rising edge of EOC to the data is valid at data bus B(t_{data})	-	1.2	-	4	ns
The setup time of SOC(t_{socs})	-	-	0.7	-	ns
The hold time of SOC(t_{soch})	-	-	0.7	-	ns
The time of Sampling and converting (t_{sp+con})	-	-	14	-	t_{clkp}
The time of sample(t s)	-	-	1.5	-	t_{clkp}
THD	-	-	-72	-	db
SNDR	-	-	68	-	db
DNL	-	-1	-	+1	LSB
INL	-	-1.5	-	+1.5	LSB
Offset error	-	-16	-	16	LSB

Notes1：
VREFP 与 VDDA 在芯片内部已经连接。

VDDA 可以低于 VDD；例如 VDD=5V, VDDA=3.3V; VDD=3.3V, VDDA=2.5V，ADC 正常工作。

4.2.11 温度传感器特性

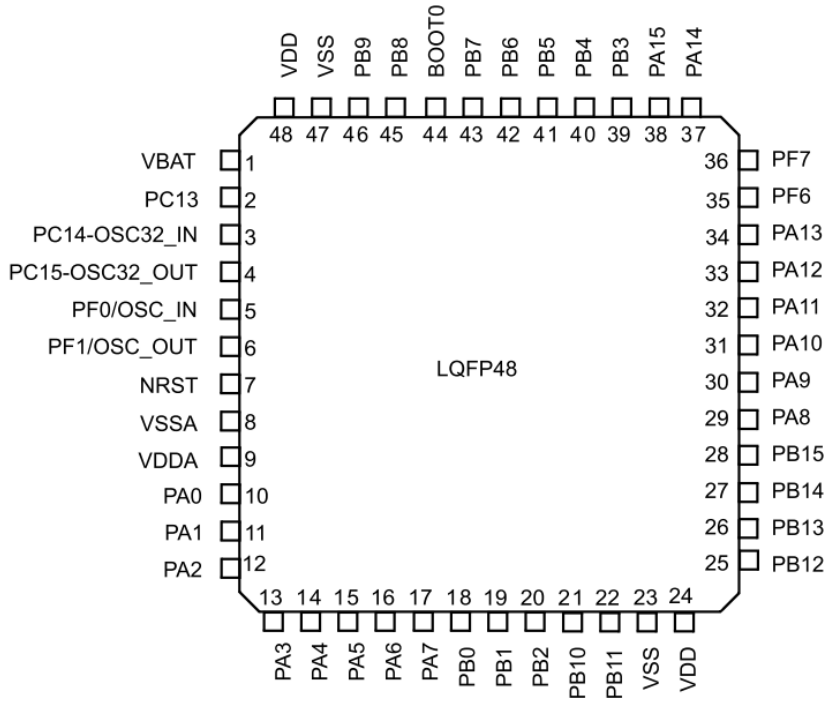
Table 4-5 温度传感器特性

Parameter	Conditions	Min	Typ	Max	Unit
Analog Supply voltage	-	2.2	3.3	5	V
Digital Supply voltage	-	1.35	1.5	1.65	
Current Consumption	AVDD	-	150	-	uA
Power down leakage current	en=’0’	-	-	1	
Power switch control voltage (Ven)	Power down	-	0	-	V
	Power on	-	1	-	Vddl
Sensor linearity with temperature	-	-	±1	±2	℃
Sensor output voltage	at 25℃	1.34	1.43	1.52	V
Sensor Gain	-		3.92		mV/℃
Output load capacitor	-	-	-	20	Pf
Output current	-	-40	-	+40	uA
Power up time(t_{START})	-	4	-	10	us

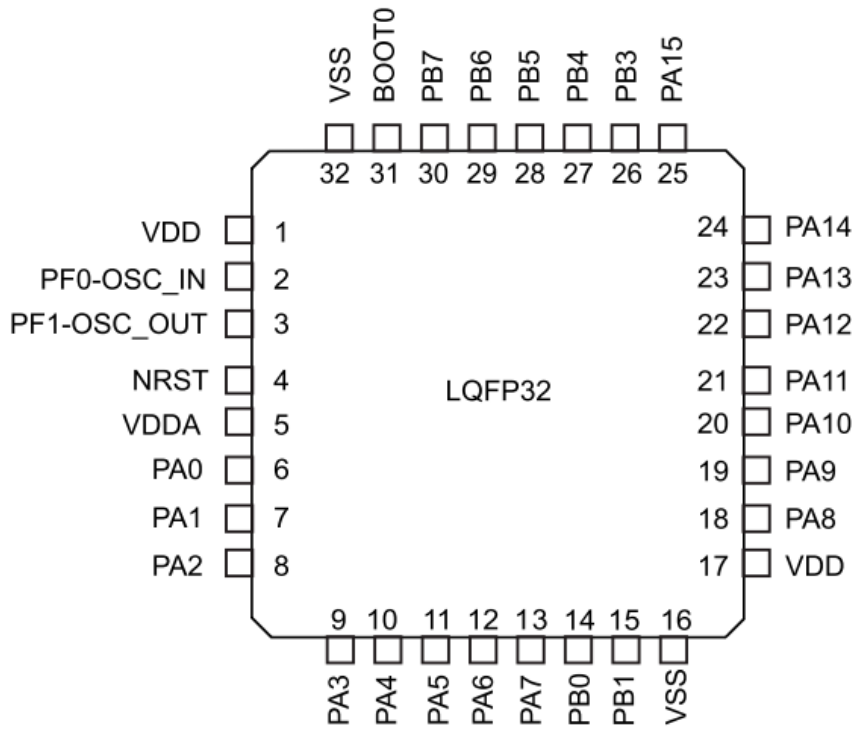
5 管脚定义

HK32F031 定义了 LQFP48/LQFP32/UFQFPN32/UFQFPN28/TSSOP20 五种封装，管脚定义如下。

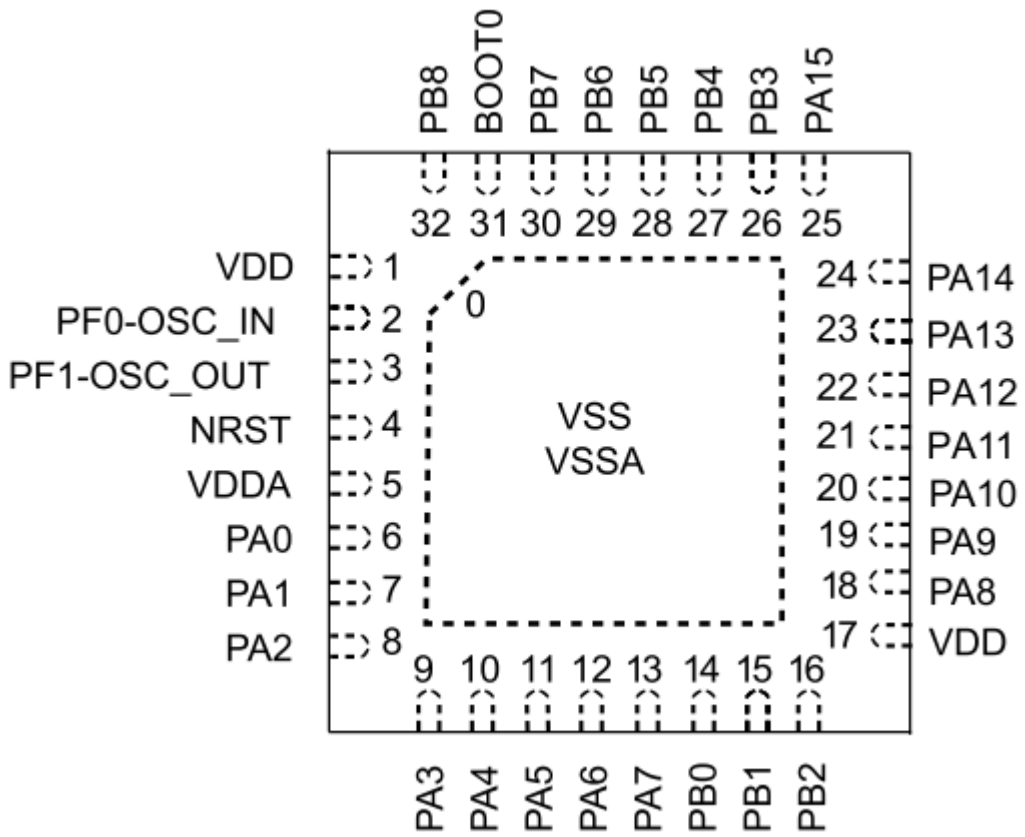
LQFP48 封装 Pin-out



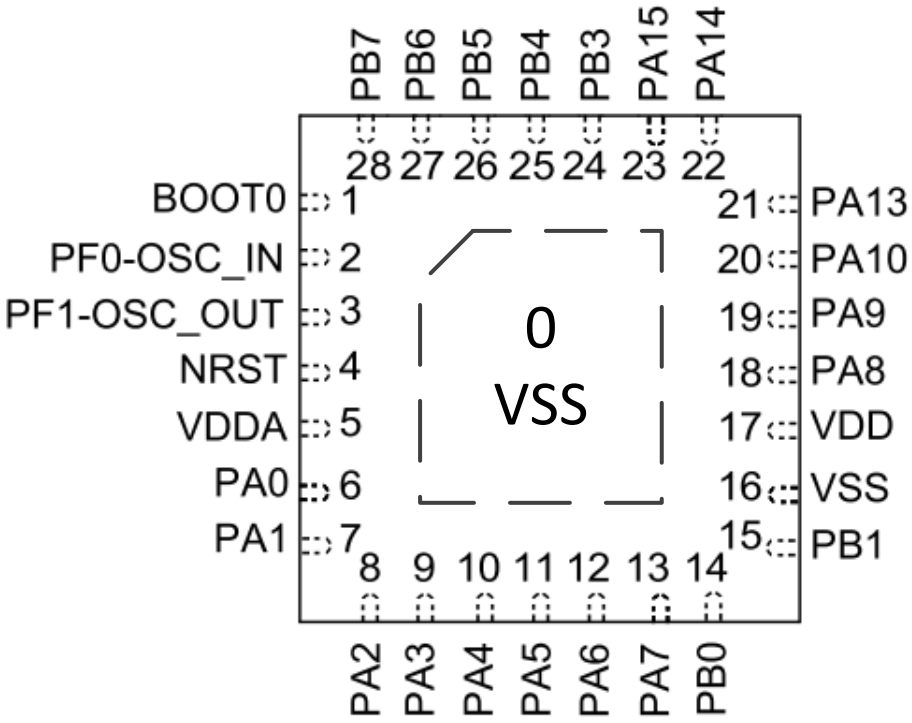
LQFP32 封装 Pin-out



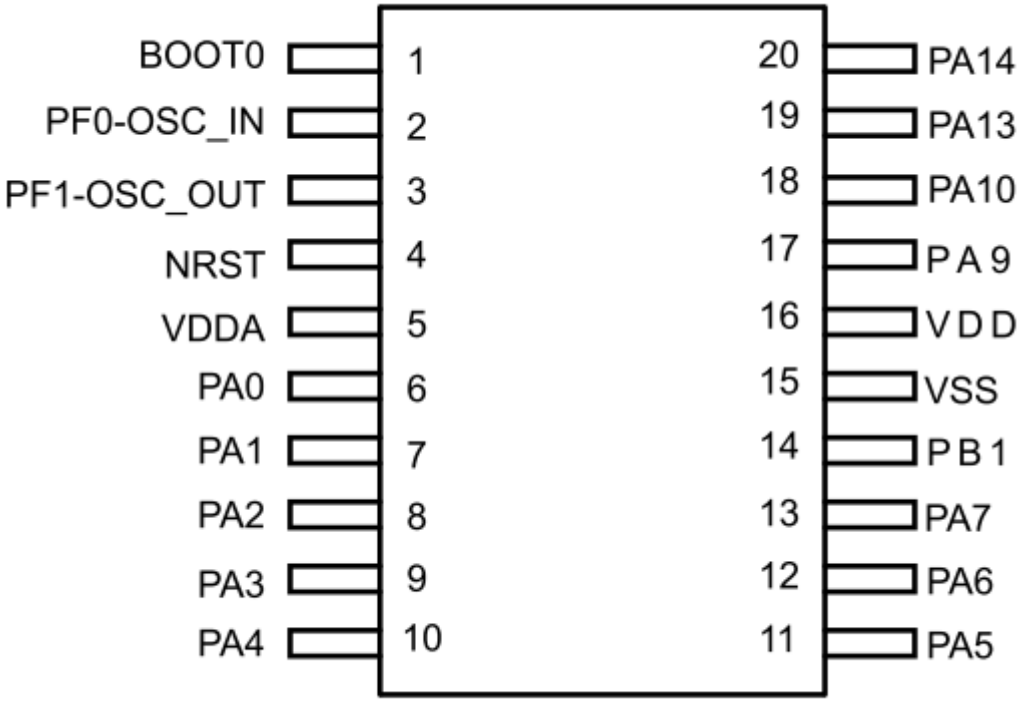
UFQFPN32 封装 **Pin-out**



UFQFPN28 封装 Pin-out



TSSOP20 封装 Pin-out



引脚定义如下表

Pin number					Pin Name (Function after reset)	Pin type	Pin functions	
LQFP48	LQFP32	QFN32	QFN28	TSSOP20			Alternate functions	Additional functions

1	-	-	-	-	VBAT	S	Backup Power Supply	
2	-	-	-	-	PC13	I/O	-	RTC_TAMP1 RTC_TS RTC_OUT WKUP2
3	-	-	-	-	PC14	I/O	-	OSC32_IN
4	-	-	-	-	PC15	I/O	-	OSC32_OUT
5	2	2	2	2	PF0	I/O	I2C1_SDA	OSC_IN
6	3	3	3	3	PF1	I/O	I2C1_SCL	OSC_OUT
7	4	4	4	4	NRST	I/O	Reset input/internal reset output, active low	
8	-	-	-	-	VSSA	S	Analogy ground	
9	5	5	5	5	VDDA	S	Analogy power supply	
10	6	6	6	6	PA0	I/O	TIM2_CH1 TIM2_ETR USART1_CTS	ADC_IN0 RTC_TAMP2 WKUP1
11	7	7	7	7	PA1	I/O	TIM2_CH2 EVENTOUT USART1_RTS	ADC_IN1
12	8	8	8	8	PA2	I/O	TIM2_CH3 USART1_TX	ADC_IN2
13	9	9	9	9	PA3	I/O	TIM2_CH4 USART1_RX	ADC_IN3
14	10	10	10	10	PA4	I/O	SPI1_NSS I2S1_WS TIM14_CH1	ADC_IN4

							USART1_CK	
15	11	11	11	11	PA5	I/O	SPI1_SCK I2S1_CK TIM2_CH1 TIM2_ETR	ADC_IN5
16	12	12	12	12	PA6	I/O	SPI1_MISO I2S1_MCK TIM3_CH1 TIM1_BKIN TIM16_CH1 EVENTOUT	ADC_IN6
17	13	13	13	13	PA7	I/O	SPI1_MOSI I2S1_SD TIM3_CH2 TIM14_CH1 TIM1_CH1N TIM17_CH1 EVENTOUT MCO	ADC_IN7
18	14	14	14	-	PB0	I/O	TIM3_CH3 TIM1_CH2N EVENTOUT	ADC_IN8
19	15	15	15	14	PB1	I/O	TIM3_CH4 TIM14_CH1 TIM1_CH3N	ADC_IN9
20	-	16	-	-	PB2	I/O	I2C1_SMBA	

21	-	-	-	-	PB10	I/O	TIM2_CH3 I2C1_SCL	-
22	-	-	-	-	PB11	I/O	TIM2_CH4 EVENTOUT I2C1_SDA	-
23	16	0	16	15	VSS	S	Ground	
24	17	17	17	16	VDD	S	Digital power supply	
25	-	-	-	-	PB12	I/O	TIM1_BKIN EVENTOUT SPI1_NSS I2S1_WS	-
26	-	-	-	-	PB13	I/O	TIM1_CH1N SPI1_SCK I2S1_CK	-
27	-	-	-	-	PB14	I/O	TIM1_CH2N SPI1_MISO I2S1_MCK	-
28	-	-	-	-	PB15	I/O	TIM1_CH3N SPI1_MOSI I2S1_SD	RTC_REFIN
29	18	18	18	-	PA8	I/O	USART1_CK TIM1_CH1 EVENTOUT MCO	-
30	19	19	19	17	PA9	I/O	USART1_TX	

							TIM1_CH2 I2C1_SCL MCO	
31	20	20	20	18	PA10	I/O	USART1_RX TIM1_CH3 TIM17_BKIN I2C1_SDA	
32	21	21	-	-	PA11	I/O	USART1_CTS TIM1_CH4 EVENTOUT	
33	22	22	-	-	PA12	I/O	USART1_RTS TIM1_ETR EVENTOUT	
34	23	23	21	19	PA13	I/O	IR_OUT SWDIO	
35	-	-	-	-	PF6	I/O	I2C1_SCL	
36	-	-	-	-	PF7	I/O	I2C1_SDA	
37	24	24	22	20	PA14	I/O	USART1_TX SWCLK	
38	25	25	23	-	PA15	I/O	SPI1_NSS I2S1_WS TIM2_CH1 TIM2_ETR EVENTOUT USART1_RX	
39	26	26	24	-	PB3	I/O	SPI1_SCK	

							I2S1_CK TIM2_CH2 EVENTOUT	
40	27	27	25	-	PB4	I/O	SPI1_MISO I2S1_MCK TIM3_CH1 EVENTOUT TIM17_BKIN	
41	28	28	26	-	PB5	I/O	SPI1_MOSI I2S1_SD I2C1_SMBA TIM16_BKIN TIM3_CH2	-
42	29	29	27	-	PB6	I/O	I2C1_SCL USART1_TX TIM16_CH1N	
43	30	30	28	-	PB7	I/O	I2C1_SDA USART1_RX TIM17_CH1N	
44	31	31	1	1	Boot0	I	Boot memory selection	
45	-	32	-	-	PB8	I/O	I2C1_SCL TIM16_CH1	-
46	-	-	-	-	PB9	I/O	I2C1_SDA IR_OUT TIM17_CH1 EVENTOUT	

Notes:

47	32	0	-	-	VSS	S	Ground
48	1	1	-	-	VDD	S	Digital power supply

名称	缩写	定义
引脚类型	S	电源
	I	输入
	I/O	输入输出
1. 除非特别说明，否则复位期间和复位后，所有 I/O 都设为浮空输入 2. 上表中红色功能引脚，提供了更多的引脚 remap 功能。请参考 GPIO Alternate Function。		

6 功能说明

6.1 AF 功能说明

GPIOA Port Alternate Function 选择

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF15
PA0		USART1_CTS	TIM2_CH1/ TIM2_ETRIN					
PA1	CM0_TXEV （EVENTOUT）	USART1_RTS	TIM2_CH2					
PA2		USART1_TX USART1_RX	TIM2_CH3					
PA3		USART1_RX USART1_TX	TIM2_CH4					
PA4	SPI1_NSS/ I2SI_WS				TIM14_CH1			
PA5	SPI1_SCK/ I2S1_CK		TIM2_CH1/ TIM2_ETRIN					
PA6	SPI1_MISO/ I2S1_CK	TIM3_CH1	TIM1_BKIN_N			TIM16_CH1	EVENTOUT	HIS_TRIM_DONE
PA7	SPI1_MOSI/ I2S1_SD	TIM3_CH2	TIM1_CH1N		TIM14_CH1	TIM17_CH1	EVENTOUT	MCO
PA8	MCO	USART1_CK0	TIM1_CH1	EVENTOUT				

PA9		USART1_TX USART1_RX	TIM1_CH2		I2C1_SCL	MCO		
PA10	TIM17_BKIN	USART1_RX USART1_TX	TIM1_CH3		I2C1_SDA			
PA11	EVENTOUT	USART1_CTS	TIM1_CH4					
PA12	EVENTOUT	USART1_RTS	TIM1_CH1/ TIM1_ETRIN					
PA13	SWDIO	IRTIM_OUT						
PA14	SWCLK	USART1_TX USART1_RX						
PA15	SPI1_NSS/ I2S1_WS	USART1_RX USART1_TX	TIM2_CH1/ TIM2_ETRIN	EVENTOUT				

GPIOB Port Alternate Function 选择

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF15
PB0	EVENTOUT	TIM3_CH3	TIM1_CH2N					
PB1	TIM14_CH1	TIM3_CH4	TIM1_CH3N					
PB2								I2C1_SMBA
PB3	SPI1_SCK I2S1_CK	EVENTOUT	TIM2_CH2					
PB4	SPI1_MISO I2S1_MCK	TIM3_CH1	EVENTOUT			TIM17_BKIN_N		
PB5	SPI1_MOSI I2S1_SD	TIM3_CH2	TIM16_BKIN	I2C1_SMBA				

PB6	USART1_TX USART1_RX	I2C1_SCL	TIM16_CH1N					
PB7	USART1_RX USART1_TX	I2C1_SDA	TIM17_CH1N					
PB8		I2C1_SCL	TIM16_CH1					
PB9	IRTIM_IROUT	I2C1_SDA	TIM17_CH1	EVENTOUT				
PB10		I2C1_SCL	TIM2_CH3					
PB11	EVENTOUT	I2C1_SDA	TIM2_CH4					
PB12	SPI1_NSS/I2S1_WS	EVENTOUT	TIM1_BKIN_N					
PB13	SPI1_SCK/I2S1_CK		TIM1_CH1N					
PB14	SPI1_MISO/I2S1_MCK		TIM1_CH2N					
PB15	SPI1_MOSI/I2S1_SD		TIM1_CH3N					

GPIOC Port Alternate Function 选择

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PC0	EVENTOUT							
PC1	EVENTOUT							
PC2	EVENTOUT							
PC3	EVENTOUT							
PC4	EVENTOUT							

PC5								
PC6	TIM3_CH1							
PC7	TIM3_CH2							
PC8	TIM3_CH3							
PC9	TIM3_CH4							
PC10								
PC11								
PC12								
PC13								
PC14								
PC15								

GPIOD Port Alternate Function 选择

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PD2	TIM3_ETRIN							

GPIOF Port Alternate Function 选择

Pin Name	AF0	AF1	AF2	AF3	AF4	AF5	AF6	AF7
PF0		I2C1_SDA						
PF1		I2C1_SCL						
PF4	EVENTOUT							
PF5	EVENTOUT							
PF6		I2C1_SCL						
PF7		I2C1_SDA						

注意：*USART_CTRL2.SWAP==1 时，USART_TX 和 USART_RX 管脚功能会互换。

6.2 USART 管脚映射

USART 复用功能

Group	Pin	USART1	USART2
1	PA2/PA3	只有 030x4/030x6/031 才可以提供	030x8 才可以提供
2	PA9/PA10	030x4/030x6/030x8/031 可以提供	不提供
3	PA14/PA15	只有 030x4/030x6/031 才可以提供	030x8 才可以提供
4	PB6/PB7	030x4/030x6/030x8/031 可以提供	不提供

6.3 I2C 管脚映射

I2C 复用功能

Group	Pin	I2C1	I2C2
1	PF0/PF1	030x4/030x6/030x8/031 可以提供	不提供
2	PB10/PB11	只有 030x4/030x6/031 才可以提供	030x8 才可以提供
3	PB13/PB14	不提供	030x4/030x6/030x8 可以提供
4	PA9/PA10	030x4/030x6/030x8/031 可以提供	不提供
5	PA11/PA12	不提供	030x4/030x6/030x8 可以提供
6	PF6/PF7	只有 030x4/030x6/031 才可以提供	030x8 才可以提供
7	PB6/PB7	030x4/030x6/030x8/031 可以提供	不提供
8	PB8/PB9	030x4/030x6/030x8/031 可以提供	不提供

6.4 SPI 管脚映射

SPI 复用功能

Group	Pin	SPI1/I2S1	SPI2/I2S2
1	PC2/PC3/PB10/PB9	不提供	030x4/030x6/030x8 可以提供
2	PA4/PA5/PA6/PA7	030x4/030x6/030x8 可以提供	不提供
3	PB12/PB13/PB14/PB15	只有 030x4/030x6/031 才可以提供	030x8 才可以提供
4	PA15/PB3/PB4/PB5	030x4/030x6/030x8 可以提供	不提供

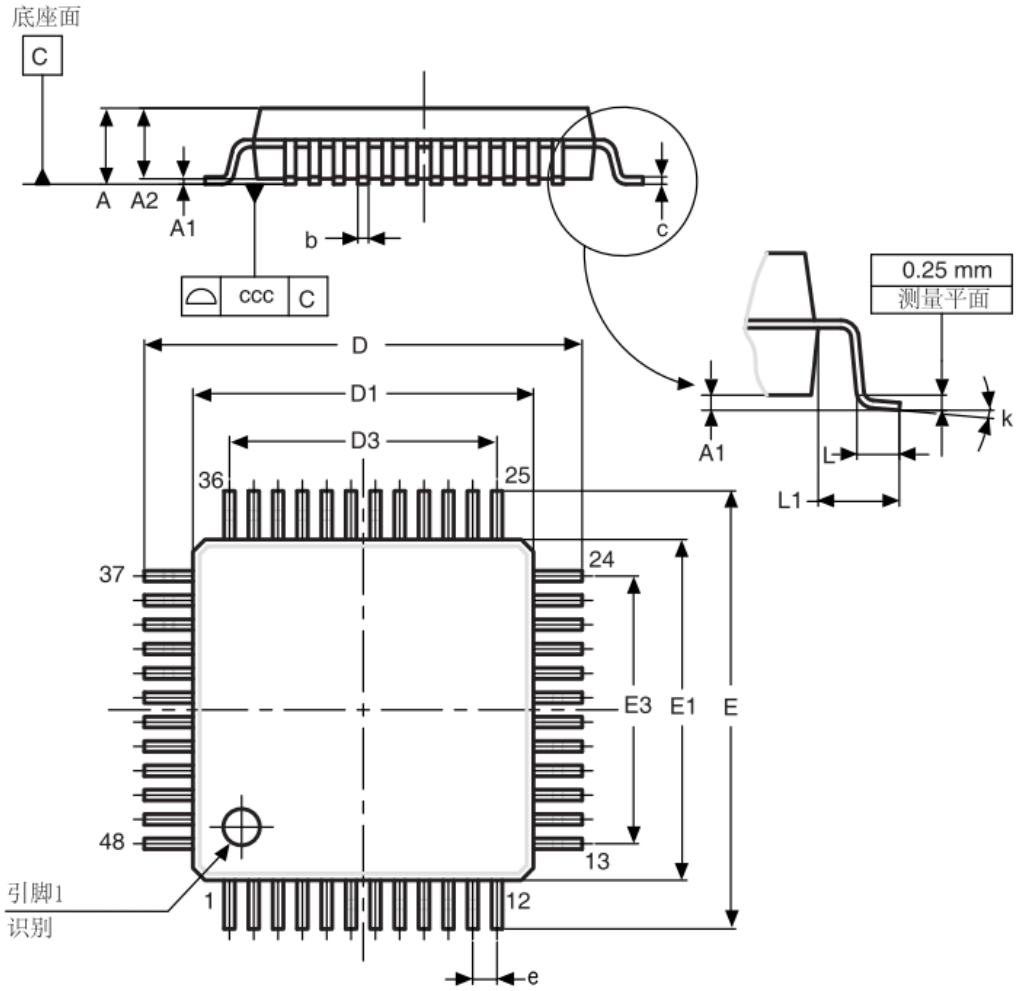
6.5 其它功能映射

GPIO Port	PMU	RCC	ADC Input	RTC
PA0	WKUP1	CKI_4	AIN0	RTC_TAMP2
PA1			AIN1	
PA2			AIN2	
PA3			AIN3	
PA4		CKI_1	AIN4	
PA5			AIN5	
PA6			AIN6	
PA7			AIN7	
PA8				
PA9				
PA10				
PA11				
PA12				
PA13		CKI_2		
PA14		CKI_3		
PA15				
PB0			AIN8	
PB1			AIN9	
PB2				
PB3				
PB4				
PB5				
PB6				
PB7				
PB8				
PB9				
PB10				
PB11				
PB12				
PB13				
PB14				
PB15		RTC_REFIN		
PC0			AIN10	
PC1			AIN11	
PC2			AIN12	
PC3			AIN13	
PC4			AIN14	

PC6				
PC7				
PC8				
PC9				
PC10				
PC11				
PC12				
PC13	WKUP2	RTC_TAMP2 RTC_TS RTC_OUT		
PC14				
PC15		LSE_CKI		
PD2				
PF0		HSE_CKI		
PF1				
PF2				
PF3				
PF4				
PF5				
PF6				
PF7				

7 封装参数

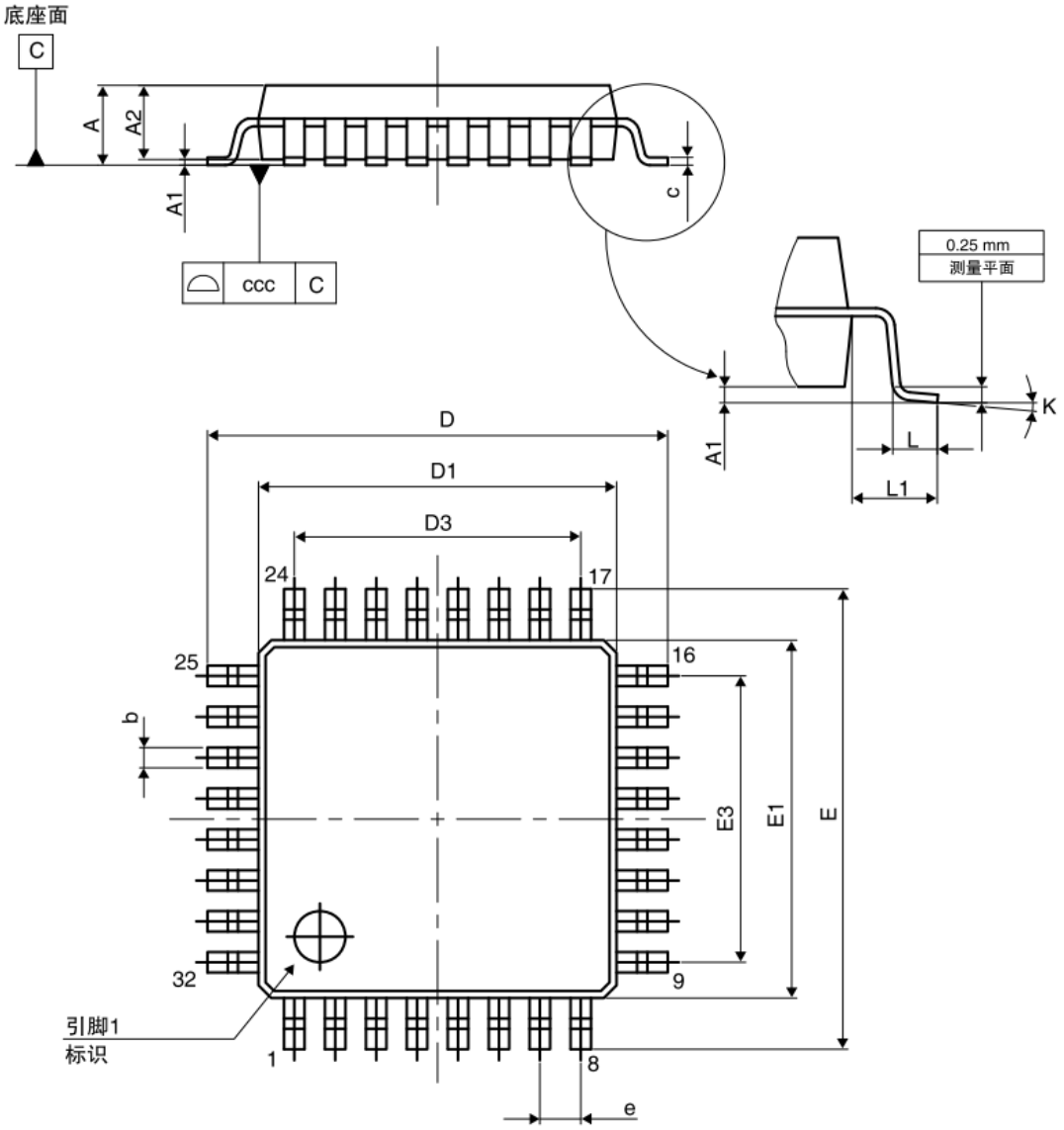
7.1 LQFP48 7x7mm,0.5mm pitch



符号	毫米			英寸(1)		
	最小值	典型值	最大值	最小值	典型值	最大值
A			1.600			0.0630
A1	0.050		0.150	0.0020		0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.170	0.220	0.270	0.0067	0.0087	0.0106
c	0.090		0.200	0.0035		0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3		5.500			0.2165	
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835

符号	毫米			英寸(1)		
	最小值	典型值	最大值	最小值	典型值	最大值
E3		5.500			0.2165	
e		0.500			0.0197	
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1		1.000			0.0394	
k	0°	3.5°	7°	0°	3.5°	7°
ccc	0.080			0.0031		

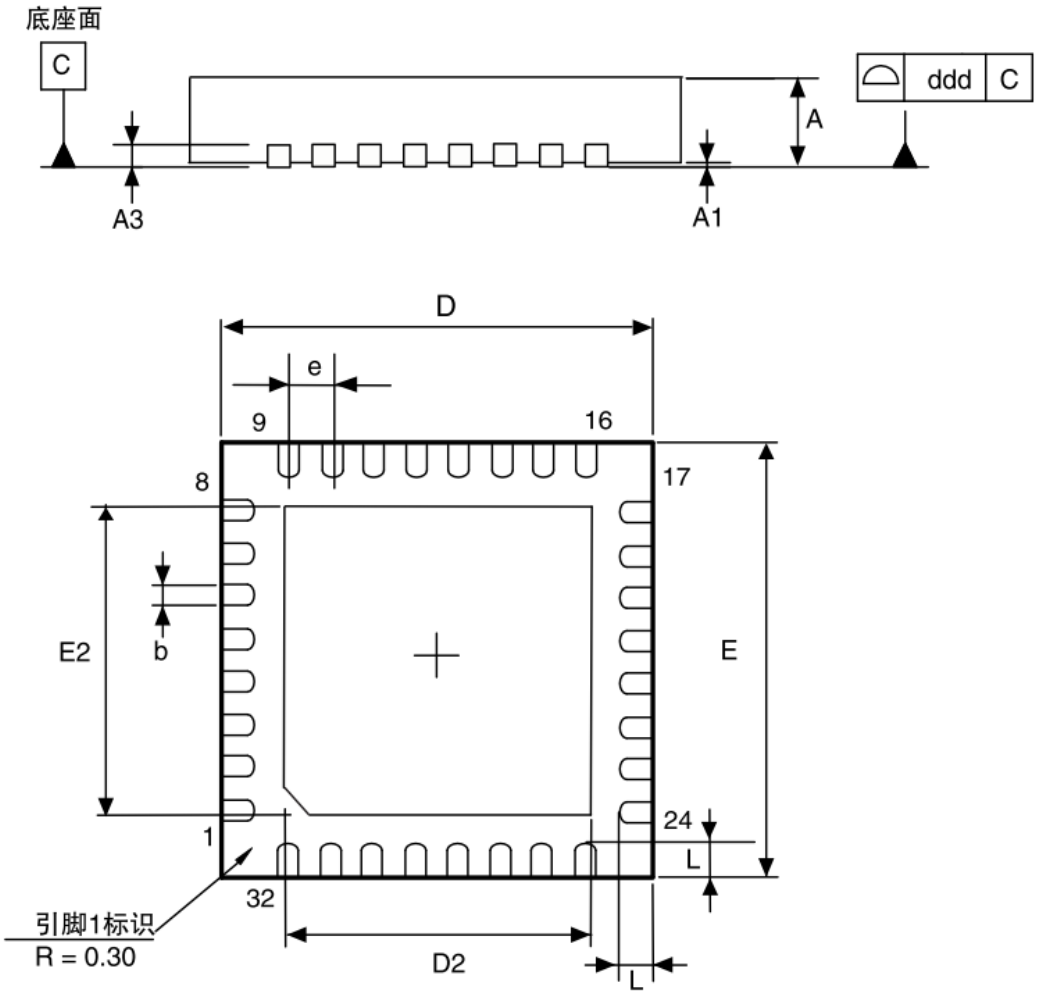
7.2 LQFP32 7x7mm,0.8mm pitch



符号	毫米			英寸(1)		
	最小值	典型值	最大值	最小值	典型值	最大值
A	-	-	1.600	-	-	0.0630
A1	0.050	-	0.150	0.0020	-	0.0059
A2	1.350	1.400	1.450	0.0531	0.0551	0.0571
b	0.300	0.370	0.450	0.0118	0.0146	0.0177
c	0.090	-	0.200	0.0035	-	0.0079
D	8.800	9.000	9.200	0.3465	0.3543	0.3622

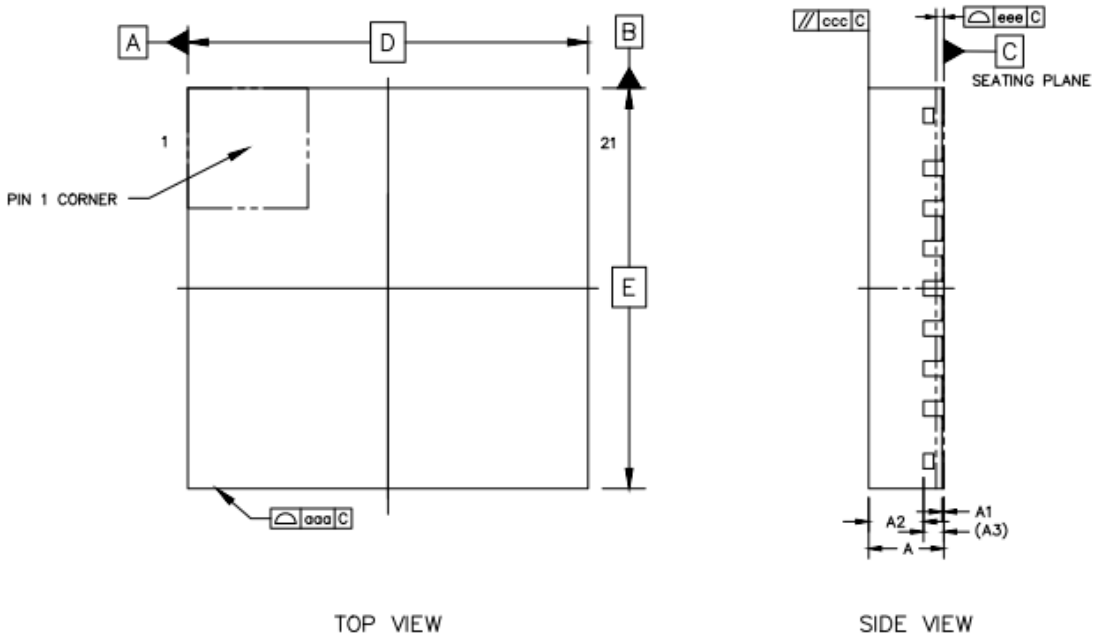
符号	毫米			英寸(1)		
	最小值	典型值	最大值	最小值	典型值	最大值
D1	6.800	7.000	7.200	0.2677	0.2756	0.2835
D3	-	5.600	-	-	0.2205	-
E	8.800	9.000	9.200	0.3465	0.3543	0.3622
E1	6.800	7.000	7.200	0.2677	0.2756	0.2835
E3	-	5.600	-	-	0.2205	-
e	-	0.800	-	-	0.0315	-
L	0.450	0.600	0.750	0.0177	0.0236	0.0295
L1	-	1.000	-	-	0.0394	-
k	0.0°	3.5°	7.0°	0.0°	3.5°	7.0°
ccc	-	-	0.100	-	-	0.0039

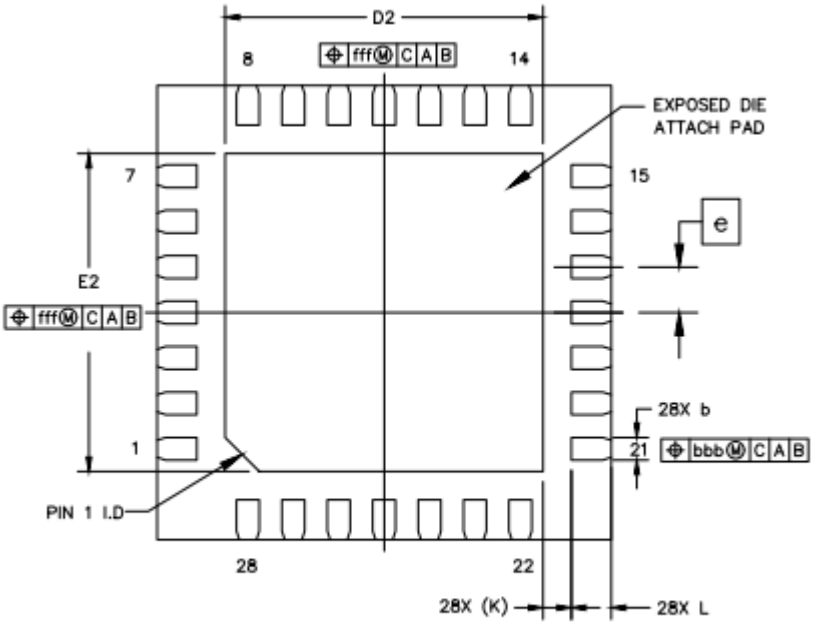
7.3 UFQFPN32 5x5mm,0.5mm pitch



尺寸	毫米			英寸(1)		
	最小值	典型值	最大值	最小值	典型值	最大值
A	0.5	0.55	0.6	0.0197	0.0217	0.0236
A1	0.00	0.02	0.05	0	0.0008	0.0020
A3		0.152			0.006	
b	0.18	0.23	0.28	0.0071	0.0091	0.0110
D	4.90	5.00	5.10	0.1929	0.1969	0.2008
D2		3.50			0.1378	
E	4.90	5.00	5.10	0.1929	0.1969	0.2008
E2	3.40	3.50	3.60	**0.1339**	**0.1378**	**0.1417**
e		0.500			0.0197	
L	0.30	0.40	0.50	0.0118	0.0157	0.0197
ddd		0.08			0.0031	

7.4 QFN28 4x4mm,0.4mm pitch

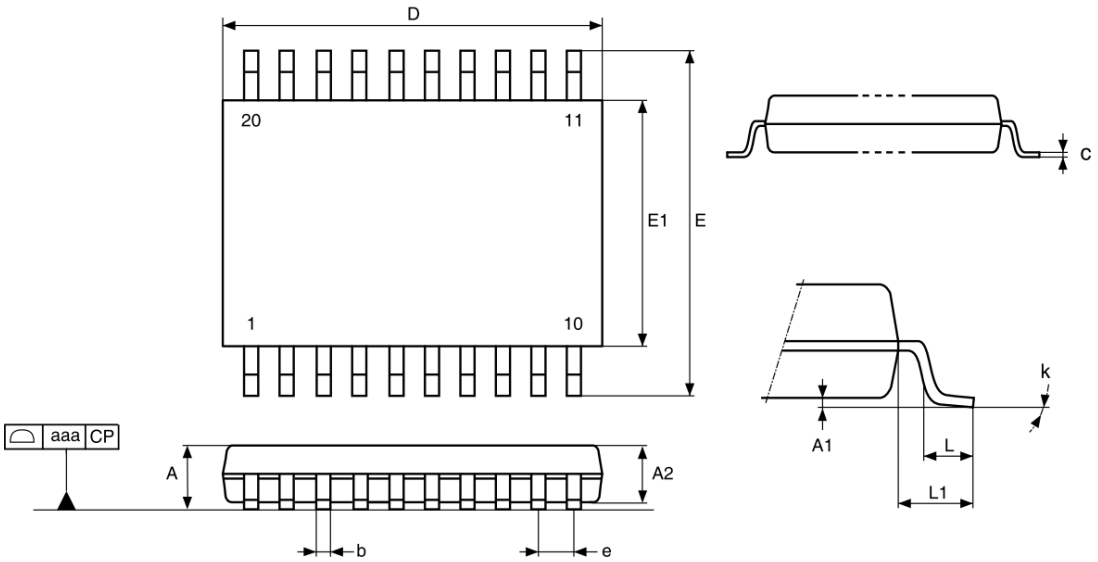




BOTTOM VIEW

		SYMBOL	MIN	NOM	MAX
TOTAL THICKNESS		A	0.7	0.75	0.8
STAND OFF		A1	0	0.02	0.05
MOLD THICKNESS		A2	---	0.55	---
L/F THICKNESS		A3		0.203 REF	
LEAD WIDTH		b	0.15	0.20	0.25
BODY SIZE	X	D		4 BSC	
	Y	E		4 BSC	
LEAD PITCH		e		0.4 BSC	
EP SIZE	X	D2	2.7	2.8	2.9
	Y	E2	2.7	2.8	2.9
LEAD LENGTH		L	0.3	0.35	0.4
LEAD TIP TO EXPOSED PAD EDGE		K		0.25 REF	
PACKAGE EDGE TOLERANCE		aaa		0.1	
MOLD FLATNESS		ccc		0.1	
COPLANARITY		eee		0.08	
LEAD OFFSET		bbb		0.1	
EXPOSED PAD OFFSET		fff		0.1	

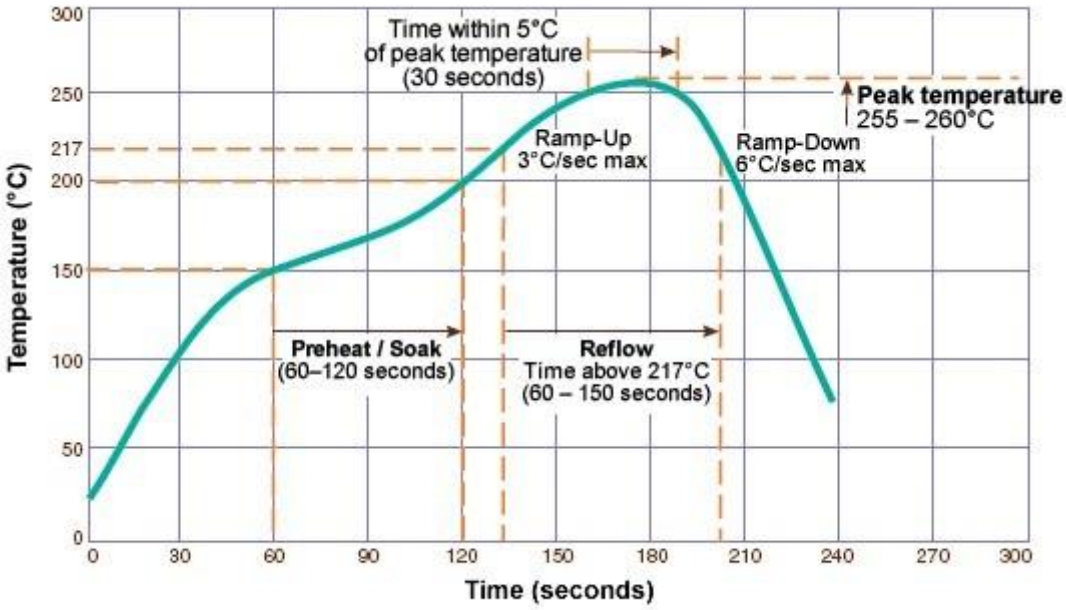
7.5 TSSOP20 0.65mm pitch



符号	毫米			英寸(1)		
	最小值	典型值	最大值	最小值	典型值	
A			1.2			0.0472
A1	0.05		0.15	0.002		0.0059
A2	0.8	1	1.05	0.0315	0.0394	0.0413
b	0.19		0.3	0.0075		0.0118
c	0.09		0.2	0.0035		0.0079
D(2)	6.4	6.5	6.6	0.252	0.2559	0.2598
E	6.2	6.4	6.6	0.2441	0.252	0.2598
E1(3)	4.3	4.4	4.5	0.1693	0.1732	0.1772
e		0.65			0.0256	
L	0.45	0.6	0.75	0.0177	0.0236	0.0295
L1		1			0.0394	
k	0.0°		8.0°	0.0°		8.0°
aaa			0.1			0.0039

8 回流焊接温升曲线

为了进行可靠的 SMT 焊接，HK32F031 系列产品推荐温升曲线如下图：



9 缩略语

Term	Definition
RTC	Real time clock
IIC	Inter-Integrated Circuit Interface
CPU	Center process unit
PLL	Phase lock loop
LDO	Low voltage drop output
RISC	Reduced Instruction-Set Computer
UART	Universal Asynchronous Receiver Transmitter
SPI	Serial peripheral interface
USB	Universal Serial Bus
GPIO	General purpose input output
CAN	Controller Area Network
I/O	Input output
ADC	Analogue to digital converter
MCU	Micro controller unit
HSE	High-speed external
HSI	High-speed internal
LSE	Low-speed external
LSI	Low-speed internal
SAR	Successive Approximation Analog-to-Digital Converter
USART	Universal Synchronous Asynchronous Receiver Transmitter
PVD	Power voltage detect
SOC	System on chip
JTAG	Joint Test Action Group
PWM	Pulse Width Modulation
DMA	Direct Memory Access
SDIO	Secure Digital Input Output
POR	Power on reset
PDR	Power down reset
CRC	Cyclic Redundancy Check

10 重要提示

在未经深圳市航顺芯片技术研发有限公司同意下不得以任何形式或途径修改本公司产品规格和数据表中的任何部分以及子部份。深圳市航顺芯片技术研发有限公司在以下方面保留权利：修改数据单和/或产品、停产任一产品或者终止服务不做通知；建议顾客获取最新版本的相关信息，在下定订单前进行核实以确保信息的及时性和完整性。所有的产品都依据订单确认时所提供的销售合同条款出售，条款内容包括保修范围、知识产权和责任范围。

深圳市航顺芯片技术研发有限公司保证在销售期间，产品的性能按照本公司的标准保修。公司认为有必要维持此项保修，会使用测试和其他质量控制技术。除了政府强制规定外，其他仪器的测量表没有必要进行特殊测试。

顾客认可本公司的产品的设计、生产的目的不涉及与生命保障相关或者用于其他危险的活动或者环境的其他系统或产品中。出现故障的产品会导致人身伤亡、财产或环境的损伤（统称高危活动）。人为在高危活动中使用本公司产品，本公司据此不作保修，并且不对顾客或者第三方负有责任。

深圳市航顺芯片技术研发有限公司将会提供与现在一样的技术支持、帮助、建议和信息，（全部包括关于购买的电路板或其他应用程序的设计，开发或调试）。特此声明，对于所有的技术支持、可销性或针对特定用途，及在支持技术无误下，电路板和其他应用程序可以操作或运行的，本公司将不作任何有关此类支持技术的担保，并对您在使用这项支持服务不负任何法律责任。

所有版权归深圳市航顺芯片技术研发有限公司 2015 - 2020